

lab (1)

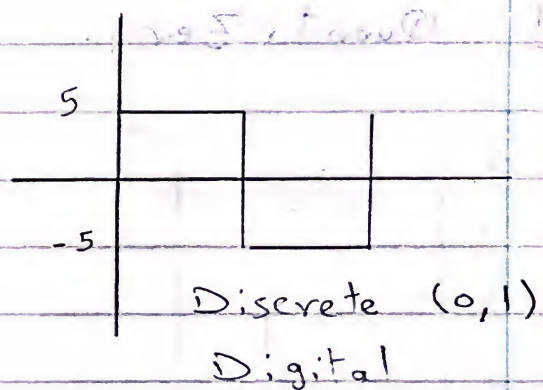
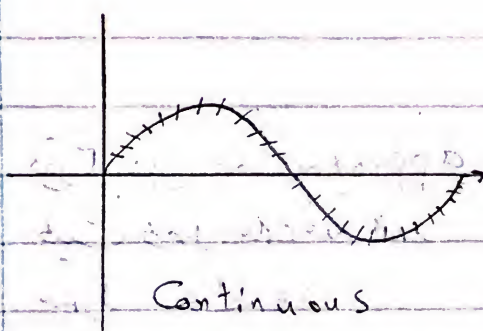
15-2-2015

## Flat-top Sampling

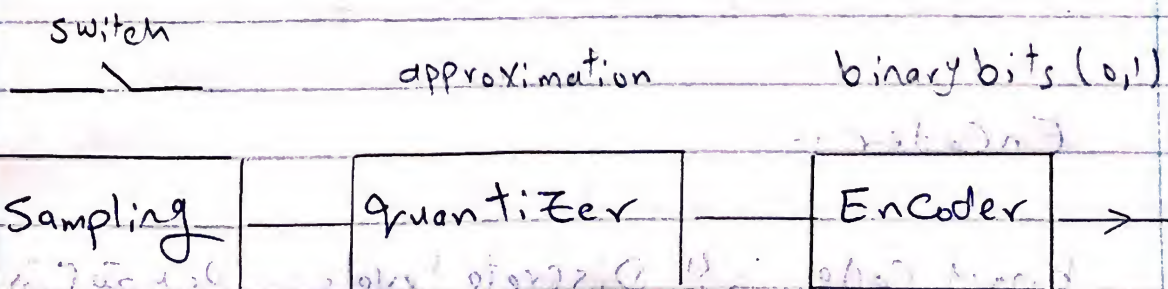
## Sampling &amp; holding (TDM)

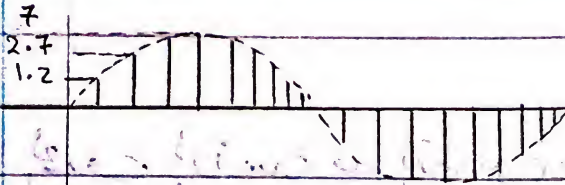
\* يعرف لترتيب من يتعامل بال Digital Communication  
هو الرموز على عدد محدود من levels بدلاً من عدد لا نهائي

عدد levels



\* For any Communication system :-

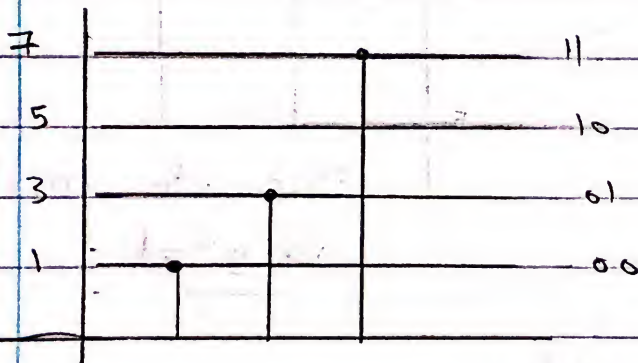


11 Sampling:-

يُعد وكأنه Switch  
يفتح لكي يأخذ Sample

ثم يغلق بعد ذلك ... وهكذا  
فندرج على عدد لا نهائي

عدد Samples

12 Quantizer:-

يقوم بقرن approximation

حيث نأخذ على عدد محدود

عدد levels

$x \in [0, 0.5[$ ,  $x = 0$

$x \in [0.5, 1]$ ,  $x = 1$

1.2  $\rightarrow$  1  $\leftarrow$  2.7  $\rightarrow$  3  $\leftarrow$  7  $\rightarrow$  7

13 Encoder:-

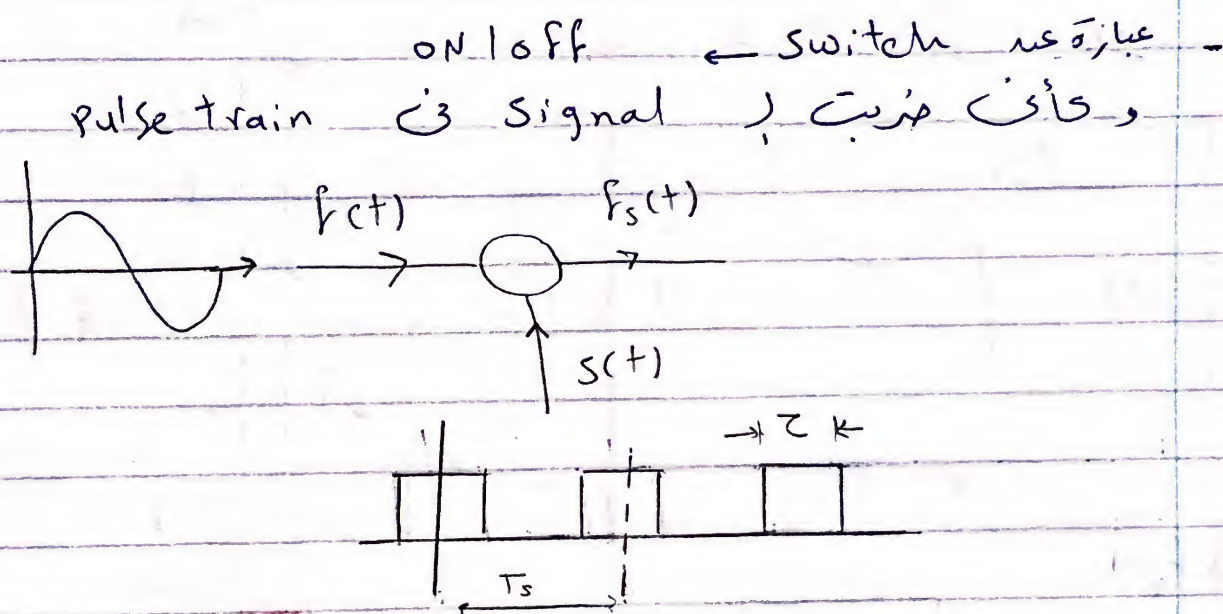
يقوم بتحويل Discrete levels إلى binary code



00	01	11
----	----	----

## # Sampling types :-

## I Natural Sampling



الاستارة الباقية  $f_s(t)$  ، لا نفس شكل الاستارة الأصلية ، ولكن  
with sampling : لذلك سميت بـ (natural)

Note :-

عملية ضرب في Time domain  $\rightarrow$  تحويل إلى  
Convolution في Frequency domain

Natural  $\Leftrightarrow$  Flat-top

Subject

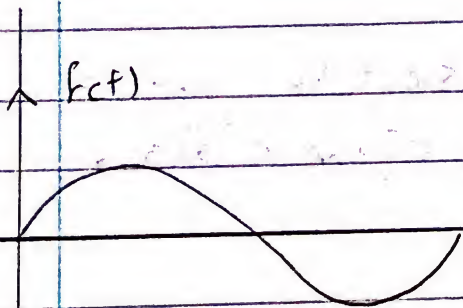
موضوع الدرس

Date

التاريخ

Time domain

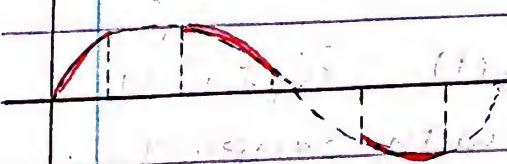
Frequency domain



$S(t)$



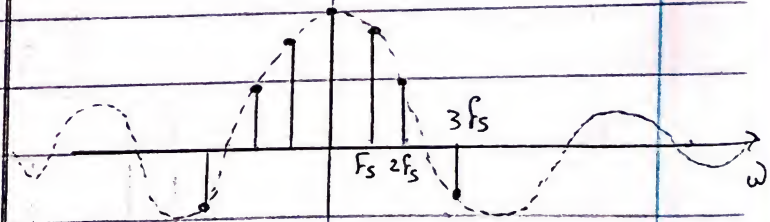
$f_s(t)$



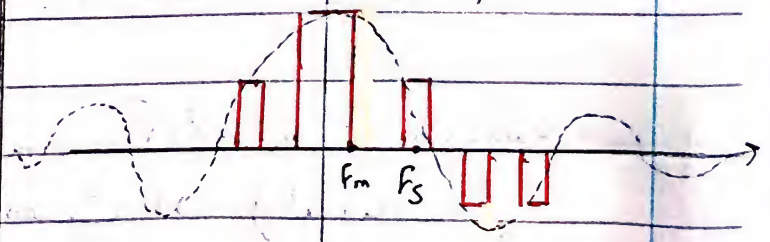
$F(\omega)$

Rect

$S(\omega)$



$P_s(\omega)$



$P_s(\omega) \rightarrow$  دالة في Time  
فناظرة سكون flat-top



# \* Notes

$$f_s(\omega) = S(\omega) * f(\omega)$$

↳ convolution

$$S(\omega) = \frac{\tau}{T_s} \text{sinc}\left(n \frac{\tau}{T_s}\right) \delta(f - n f_s)$$

$$f_s(\omega) = \frac{\tau}{T_s} \text{sinc}\left(n \frac{\tau}{T_s}\right) \cdot f(f - n f_s)$$

$$\left[ f(f) * \delta(f - n f_s) = f(f - n f_s) \right]$$

•  $f_s(\omega)$  عبارة عن  $f(\omega)$  ولكن بـ shift عند  $f_s$

• نفترض أنه  $f(\omega) \leftarrow \text{Rect}$

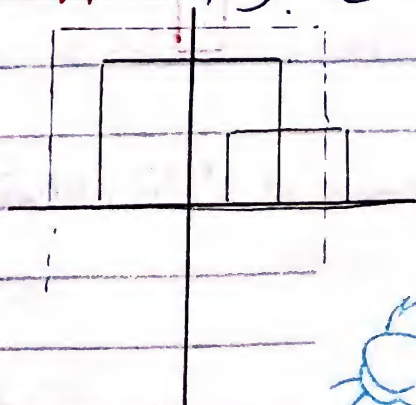
• فقد نفعل استرجاع / Recovery للإشارة الأصلية

بعد طريق LPF

• ولكن بشرط  $f_s \gg 2 f_m$  لكي يكون عملية filtering

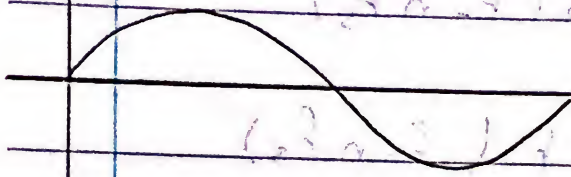
if  $f_s \ll 2 f_m$

عند filtering ← عملية غير صحيحة

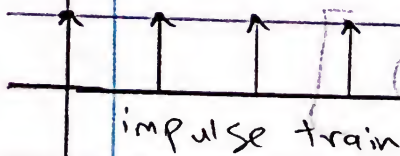
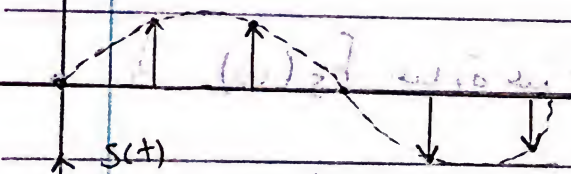


12 Flat top sampling

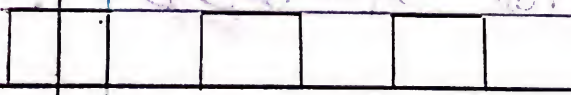
Time Domain

 $f(t)$ 

impulse train

 $s(t)$ 

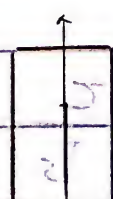
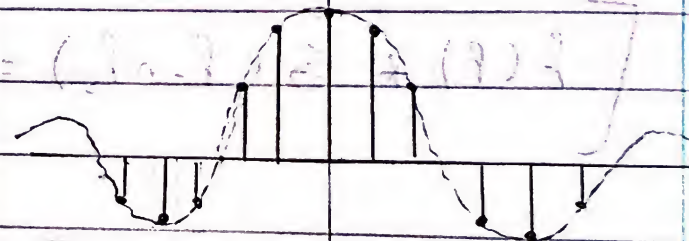
Pulse train



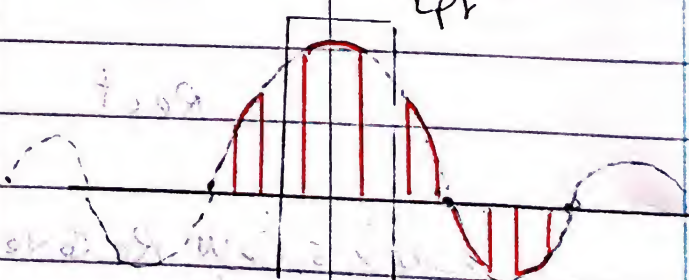
Freq Domain

 $f(\omega)$ 

Rect

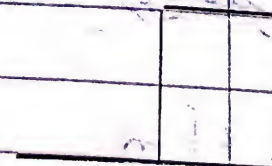
 $s(\omega)$ 

LPF



after LPF

Rect



Notes :

- في حالة Flat-top Sampling :  $f(t) \times \text{impulse train} = \boxed{\text{ }}$

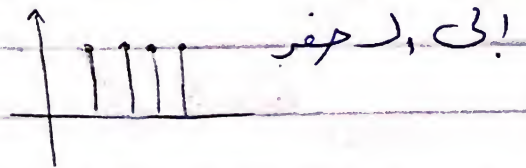
$$\boxed{\text{ }} \times \text{Pulse train} = f_s(t)$$

- في حالة Natural Sampling :

$$f(t) \times \text{Pulse train} = f_s(t)$$

impulse train :

هو عبارة عن Pulse train ولكن width يتغير بمرور



- في Freq. Domain الخاص بال Flat-top Sampling

$$f_s(\omega) = \frac{\tau}{T_s} \cdot \text{Sinc}(F \cdot \tau) \cdot f(F - n f_s)$$

يعني هذا أنه Sinc دالة في Frequency وبالنسبة  
فإننا نأخذ شكل الدالة natural

- للحصول على الدالة الأصلية (rect) سنستخدم equalizer / Lpf

$$f_s(\omega) = f(f) \times S(\omega)$$

$$S(\omega) = \frac{\tau}{T_s} \cdot \text{Sinc}(F \cdot \tau) \cdot \delta(F - n f_s)$$

← F.T 3 خطوات في Time Domain



Lab

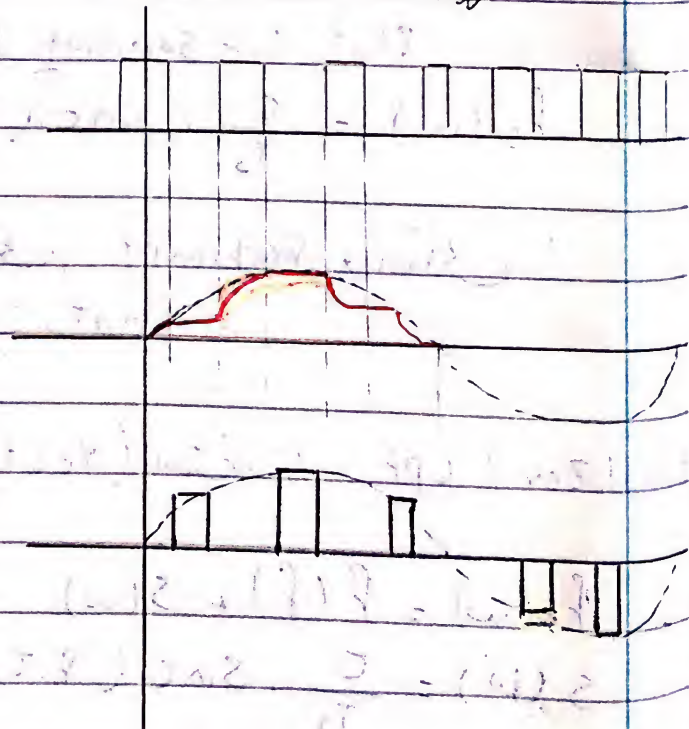
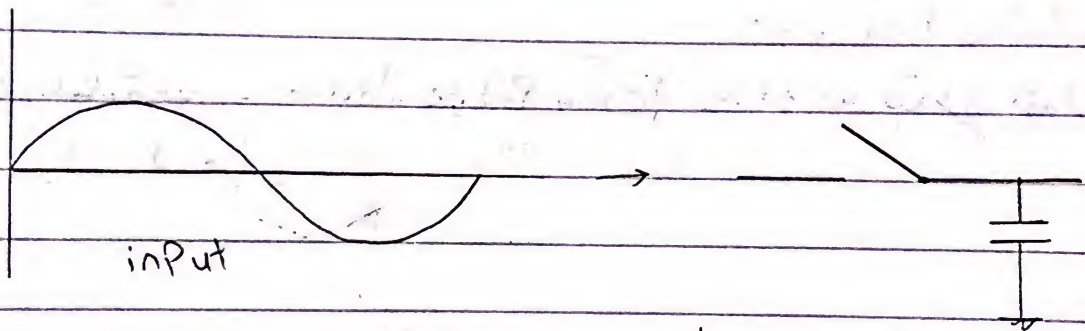
operation:

ON/ off ← Switch S Sampling Unit (يعمل ويغير عمل ككثف)

Switch ON → charge

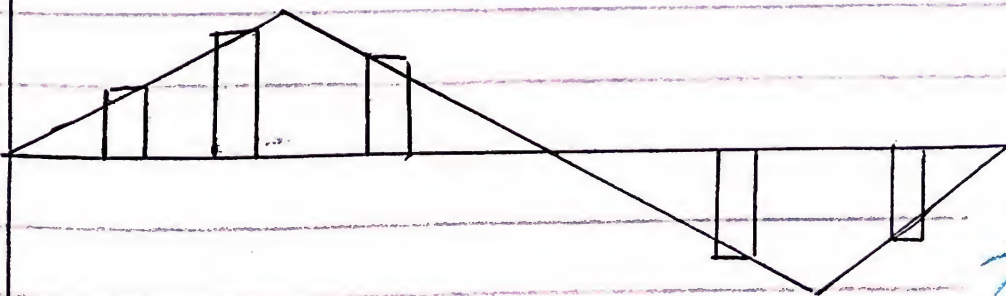
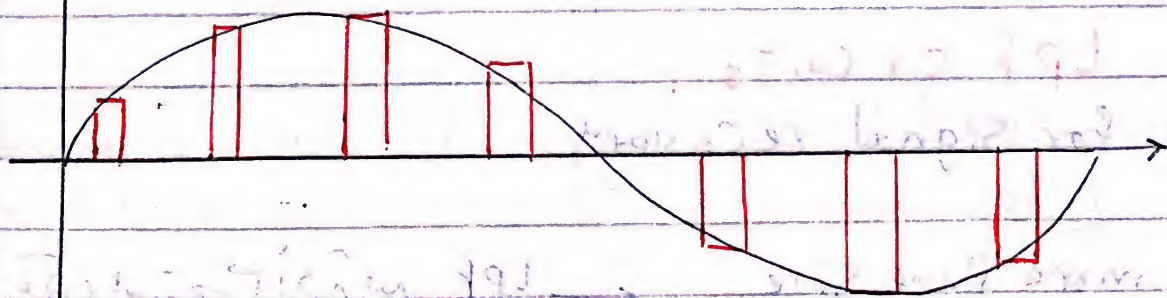
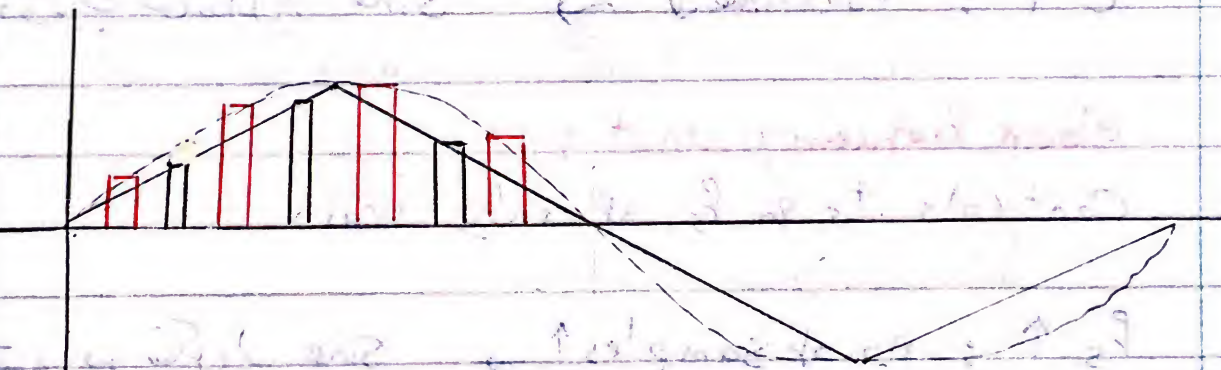
Switch off → Hold (توقف بأخر قمة)

Switch ON → charge



# Time Division multiplexing (TDM)

استغل فترة لسكون بين كل two pulses في أي  
 من samples مدة فترة أخذ



Module Name : Sample Hold and multiplex

Control logic unit :

Controls Sample Pulse width ( $\tau$ )

switch  $\rightarrow$  يفتح قذائف

$\tau \uparrow$  : Hold time  $\downarrow \rightarrow$  sine أقرب من سكين  
لازم  $\tau$  أقل علشان سكين سكين

clock frequency unit :

Controls  $T_s$  &  $f_s$  of Pulse train

$f_s \uparrow$  ; no. of samples  $\uparrow \rightarrow$  sine أقرب من سكين

LPF circuits :

for signal recovery

more pure sine  $\leftarrow$  يمكن استخدام أكثر لطف



## Very important:

1. لو amplitude الخاص بالإشارة حمله clipping  
 ده معناه أن amplitude خارج dynamic range  
 →  $+V_{cc}$ ,  $-V_{cc}$

2. لو وصل Distortion في شكل الإشارة فنزور  $f_s$   
 حيث  $f_s \gg 2f_m$

3. لو (input signal) عبارة عن Rect

هنا output يكون Sine wave

لأن Rect أو tri عبارة عن إشارة دورية (periodic) لها Harmonics  
 but Lpf selects harmonic in B.W only



## II Sample\_hold

خطوات التجربة :-

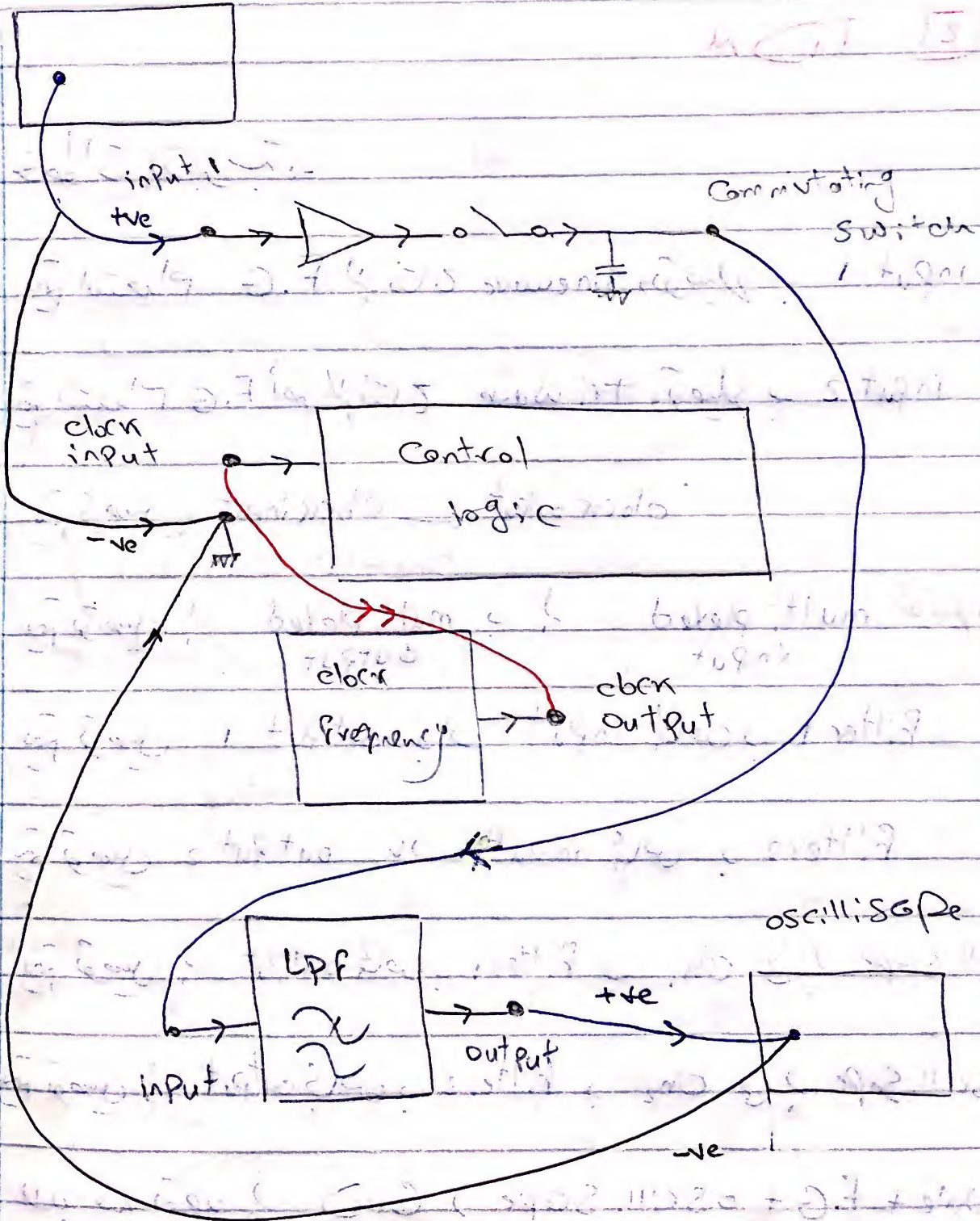
- 1- يتم معايرة (Function generator) على Sine wave  
Range : 200
- 2- يتم توصيل Probe الخارج من F.G. بـ طرفان :-  
 1- الطرف الموجب  $\rightarrow$  input  
 2- الطرف GND  $\leftarrow$  GND الخاص بـ module
- 3- يتم توصيل بـ LPF لـ تم استرجاع (Sampled signal) Sine واحدة
- 4- يتم توصيل بـ LPF output الخاص بـ الطرف الموجب بـ Probe 2 موصول بـ oscilloscope
- 5- يتم توصيل بـ GND الخاص بـ Probe 2 بـ الطرف GND الخاص بـ module

clock input  $\rightarrow$  clock output

Don't forget ^^



## Function Generator



## [2] TDM

خطوات التجربة :-

١- يتم استخدام F.G لإنتاج Sine wave وتوصيل ب Input 1

٢- يتم استخدام F.G آخر لإنتاج Tri wave وتوصيل ب Input 2

٣- يتم توصيل clock input ← clock output  
Sine + tri: (Sampled)

٤- يتم توصيل multiplexed output ب multiplexed input

٥- يتم توصيل output 1 بال input الخاص ب Filter 1

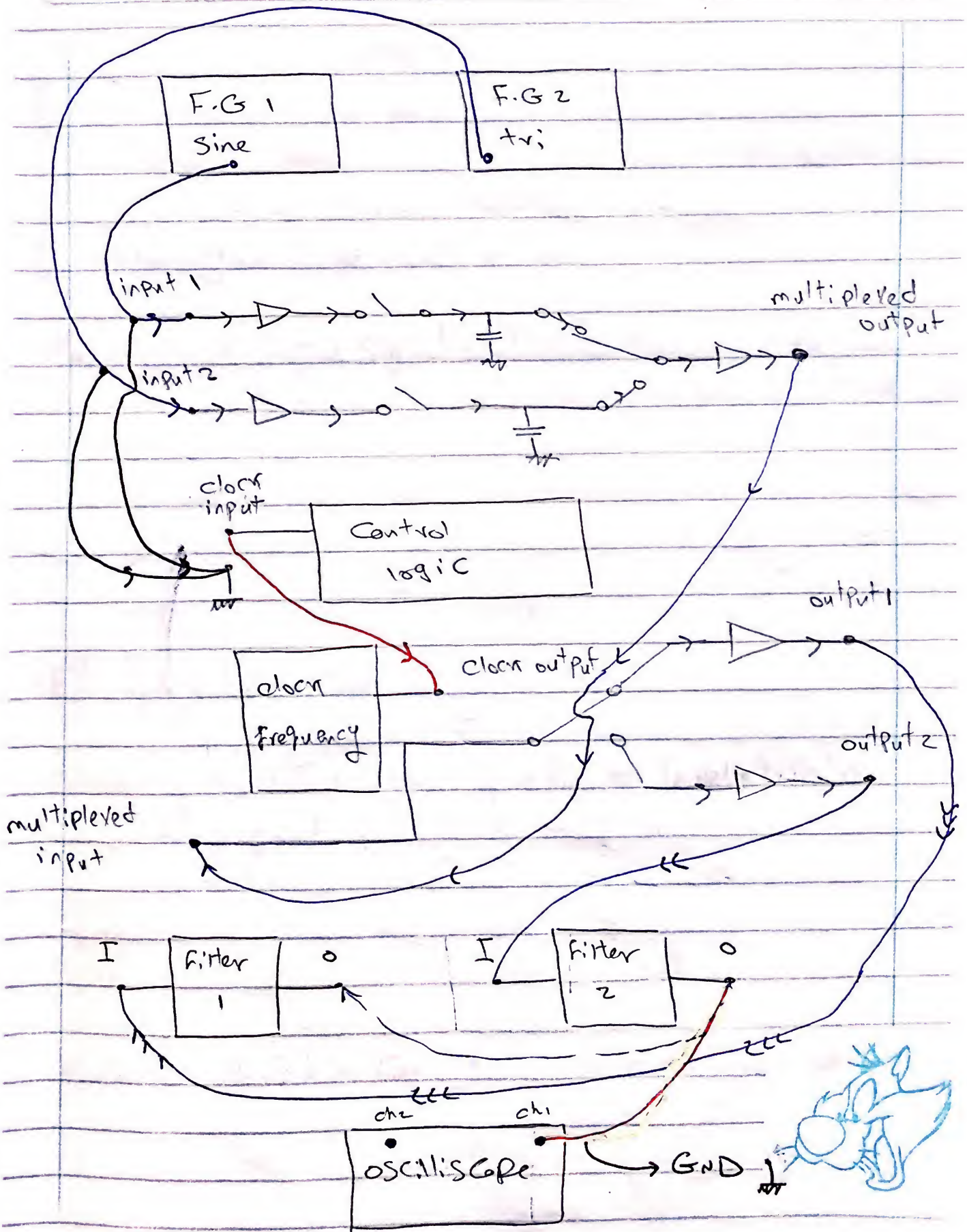
٦- يتم توصيل output 2 بال input الخاص ب Filter 2

٧- يتم توصيل output الخاص ب Filter 1 ب Ch<sub>1</sub> في Oscilloscope

٨- يتم توصيل output الخاص ب Filter 2 ب Ch<sub>2</sub> في Oscilloscope

٩- لابد من توصيل (module + F.G + Oscilloscope) ب GND





lab (2)

24/2/2019

## P T M

Pulse time modulation

Pulse modulation :

## I Analogue Pulse modulation

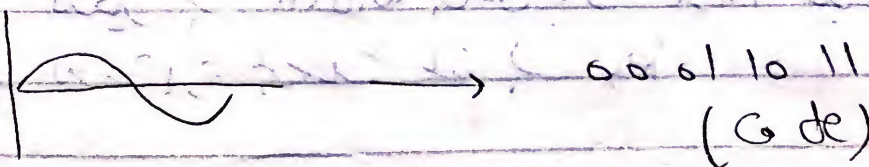
Converts Analogue Signal that is continuous with time to another Analogue Signal that is discrete in time



# بنقطة عسرة (Quantizer)

## II Digital Pulse modulation

Converts Analogue Signal (infinite levels) into Digital Signal (with binary code)



(Code)

# بنقطة اى حرة (Coding) encoder



21/05/2025

(5) 10/1

## For Analogue Pulse modulation

### ① Pulse Amplitude modulation (PAM)

يتغير  $\uparrow$  amplitude الخاص بار Samples ، تبعاً لتغير  $\uparrow$  amplitude الخاص بار  $f(t)$

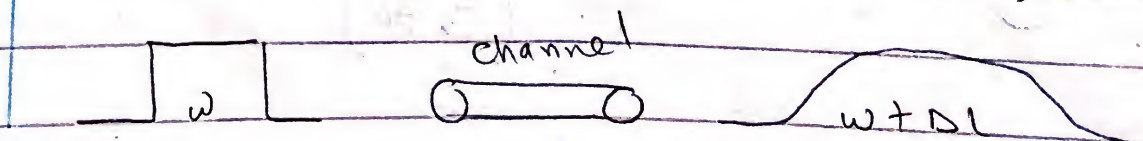
من عيوبه  $\leftarrow$   
 قد يمكن أن تؤثر  $\uparrow$  noise على  $\uparrow$  amplitude الخاص بار Samples  
 وبالنسبة  $\uparrow$  distortion ، إشارة مستقبلة في  $R_x$

### ② Pulse width / duration modulation (PWM/PDM)

يتغير  $\uparrow$  width الخاص بار Pulse تبعاً لتغير ارتفاع  $\uparrow$  Pulses  
 في  $\uparrow$  (PAM)

من عيوبه  $\leftarrow$   
 ① إذا زاد  $\uparrow$  width الخاص بار Pulse بسرعة ، فهذا يؤدي  
 إلى تقليل  $\uparrow$  Power الخاصة بار Signal ، وبالنسبة قد  
 تصبح الإشارة ضعيفة  $\uparrow$  noise عند  $R_x$

② قد يحدث  $\uparrow$  Channel dispersion ، إشارة ، مما يؤدي  
 لتغير  $\uparrow$  width الخاص بار Pulse فيحدث distortion  
 لإشارة المرسله عند  $R_x$



### ③ Pulse Position modulation (PPM)

يتم تغيير موضع (Pulses) بناءً على negative edge في PDM (أو Positive edge تغييراً بسيطاً) ويتم تحويل على Pulses of width ثابت ولكن موضع متغير

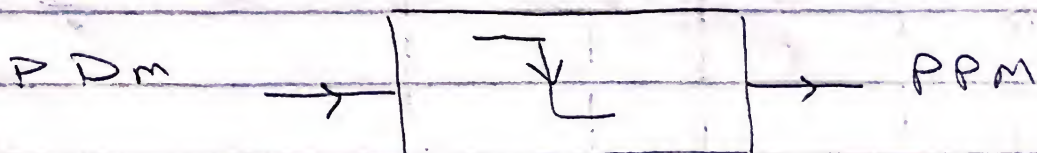
- PDM + PPM  $\rightarrow$  Pulse time modulation  
زمني بأعز في (Time)  $(T_s)$

- PAM  $\rightarrow$  Sampling stage:

يتم استخدام mono stable multivibrator

للحصول على PPM من خلال PDM

حيث يقوم بإنتاج one Pulse كل حاسب \*  
(negative edge) من PDM، فنحصل على PPM في الشكل



monostable multivibrator



$f(t)$ Analogue  
Signal $c(t)$ 

Pulse train

أقد اخبرني بـ Amp. width  
Position  $T_s$ 

PAM

الارتفاع حسب  $f(t)$ 

PDM

width حسب الارتفاع

في PAM

PPM

position حسب

في PDM



Subject:

موضوع الدرس

Date

التاريخ

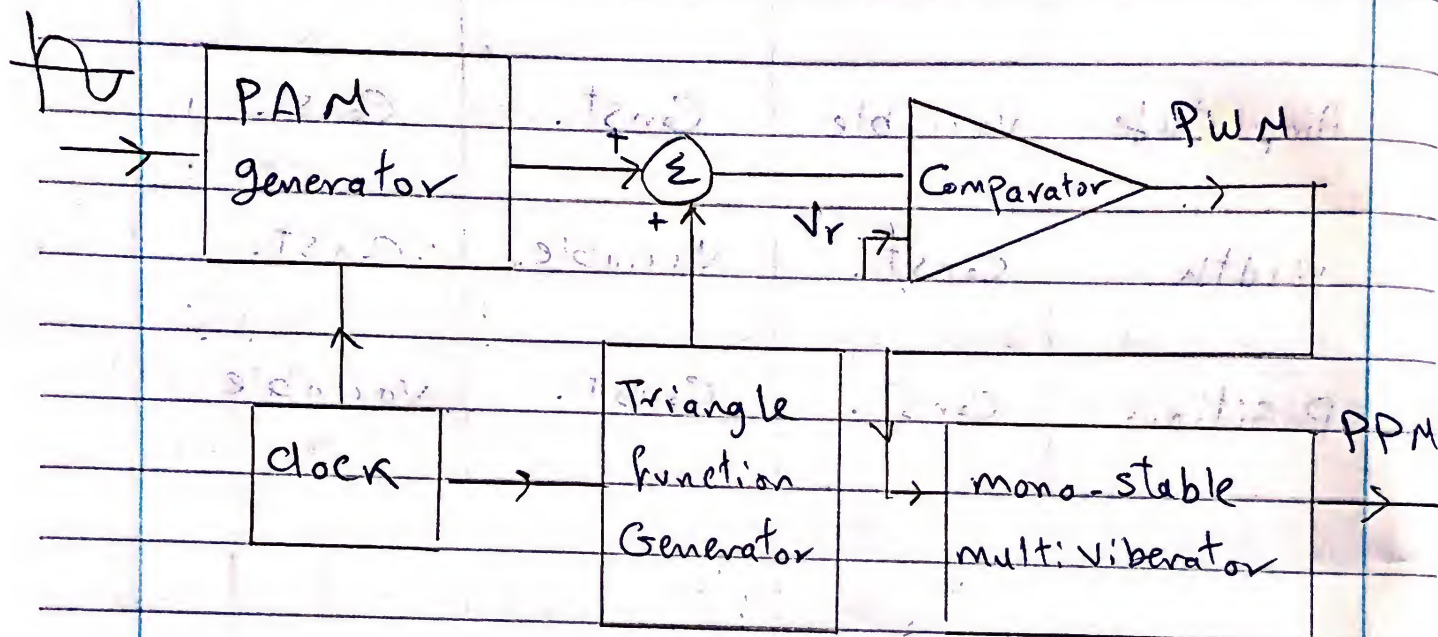
1/1/2019

(المدة: 10 دقائق) 19/1/2019

	PAm	PDm	PPm
Amplitude	Variable	Const.	Const.
width	Const.	Variable	Const.
Position	Const.	Const.	Variable



## PWM & PPM modulation (Generation)



Clock : Generates the same frequency ( $T_s$ ) to the both generators

$V_r$  : Reference level

Comparator :

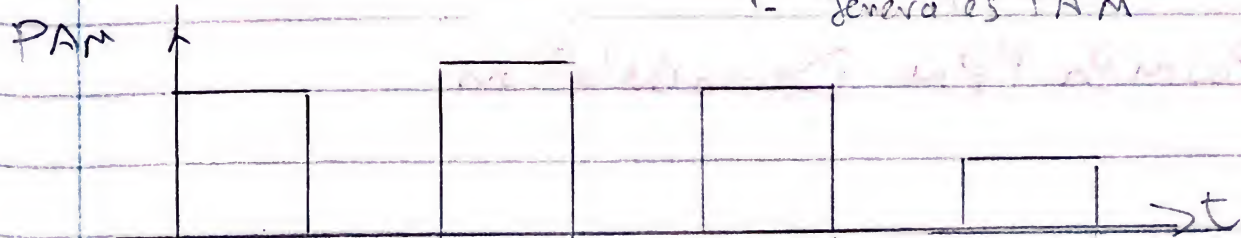
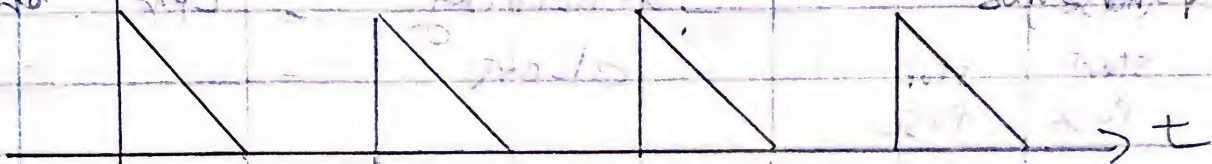
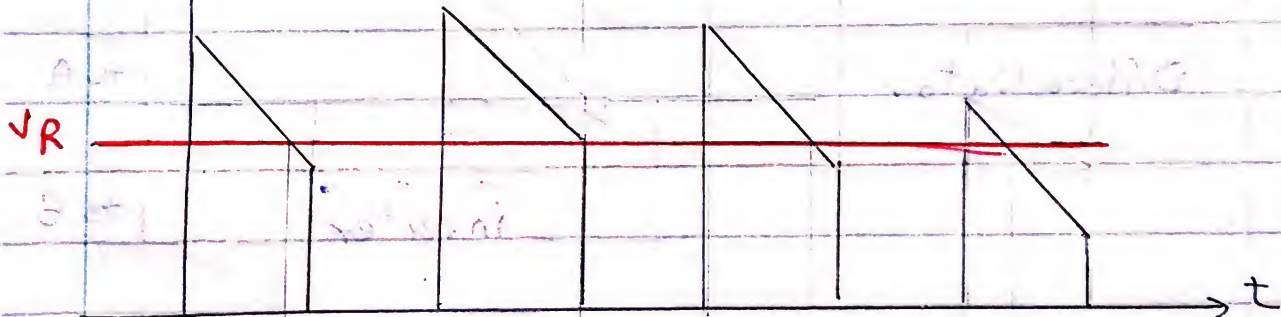
يقارن بين  $V_r$  level الذي جاء به بعد PAM مع  $V_r$  ثم ينتج Pulses لير width مختلف



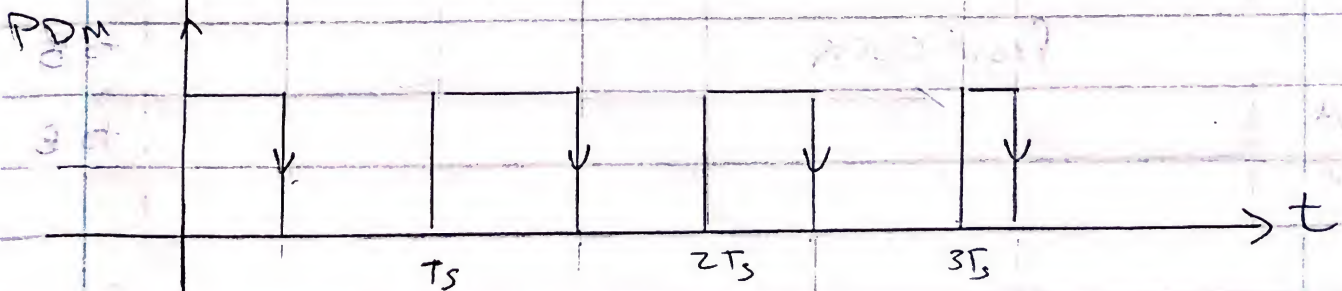
# أيضا، قيمة  $V_r$  يكون مناسب لجميع Pulses بحيث لا يحدث loss زنى أو زيادة في Signal إذا كانت قيمة  $V_r$  كبيرة نسبياً

ومن الممكن أن نأخذ لتكبير Amp. of Pulses لتتناسب قيمة  $V_r$

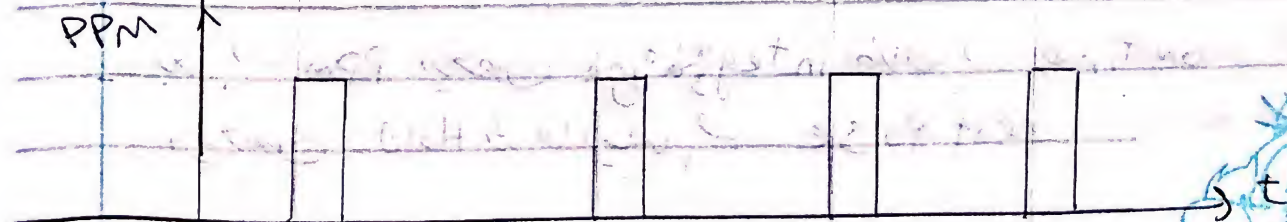
1- generates PAM

Ramp  
Signal2- add ramp signal with the  
same freq3- use a suitable  $V_r$ we can amplify the Amplitude of pulses if  $V_r$  is  $\uparrow\uparrow$ 

PDM

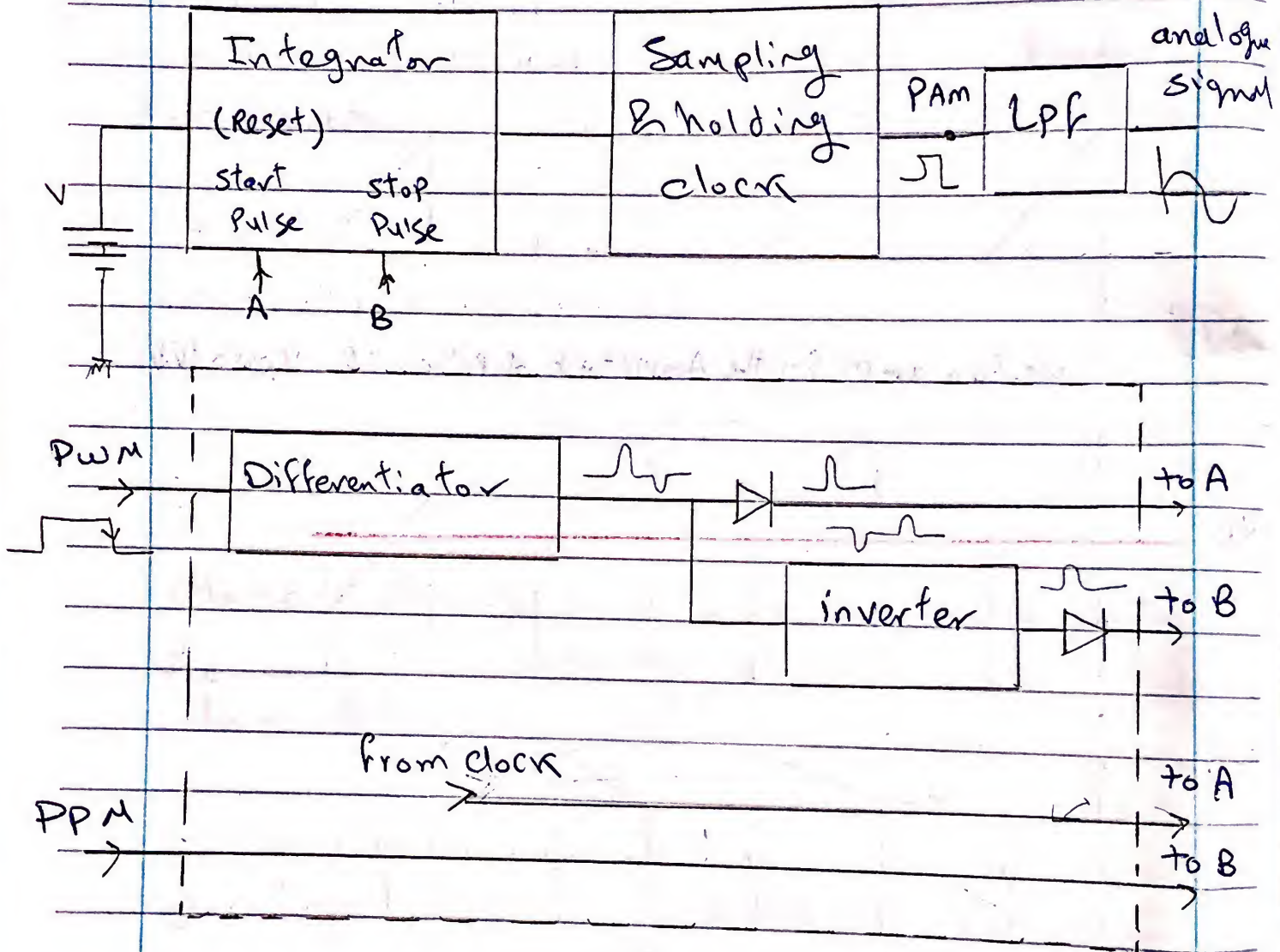


PPM



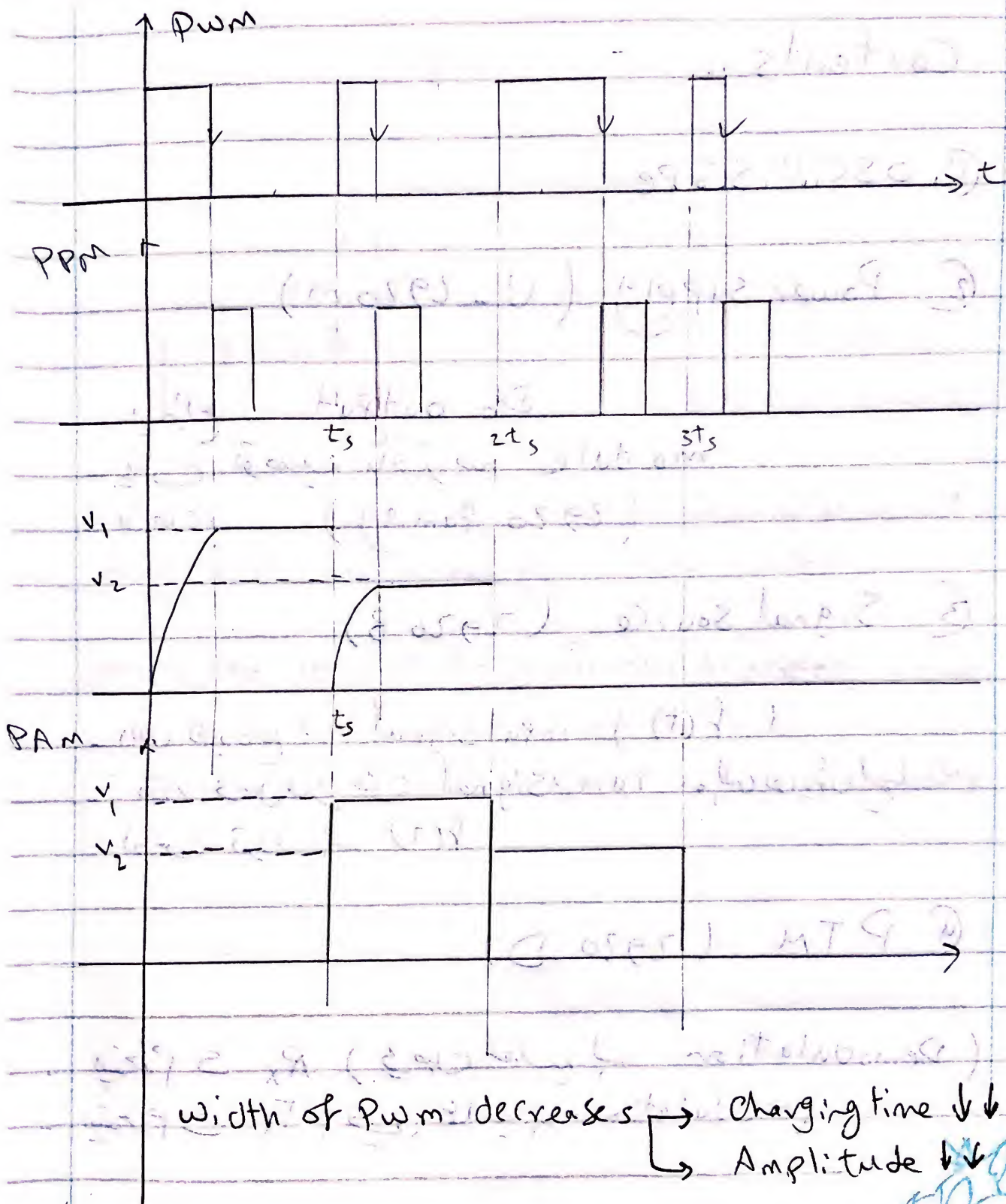
pulses occurs at -ve edge

## PWM & PPM Demodulation



on time 10% charging 100 PPM 1.5  
next pulse 10% hold 100

نأخذ لزمن عند  $t_1$  لكن نصفن أنزل صقراً  $t_2$  وقف  
(charging + Hold) - Pulse - للبدء (stop) عند



فقد، لئلا يفقد، فتنير،  $\leftarrow$  hold، فتنير  $\leftarrow$  charging + Hold  $\rightarrow$  Const at  $t_s$

lab

Contents :

① oscilloscope

② Power supply (U-2920M)

- بيم'اع Dc output  
 - يمكن توصيل بأثره module  
 - فاصلة (2920 family)

③ Signal source (2920B)

- اى هيرطاع input signal  $f(t)$   
 - نقدر نوصله على ramp signal، و اى هيركون  
 - نفس تردد  $f(t)$

④ PTM (2920D)

- سيختم  $R_x$  (يوصى عليه) Demodulation  
 - سيختم  $T_x$  (يوصى عليه) modulation

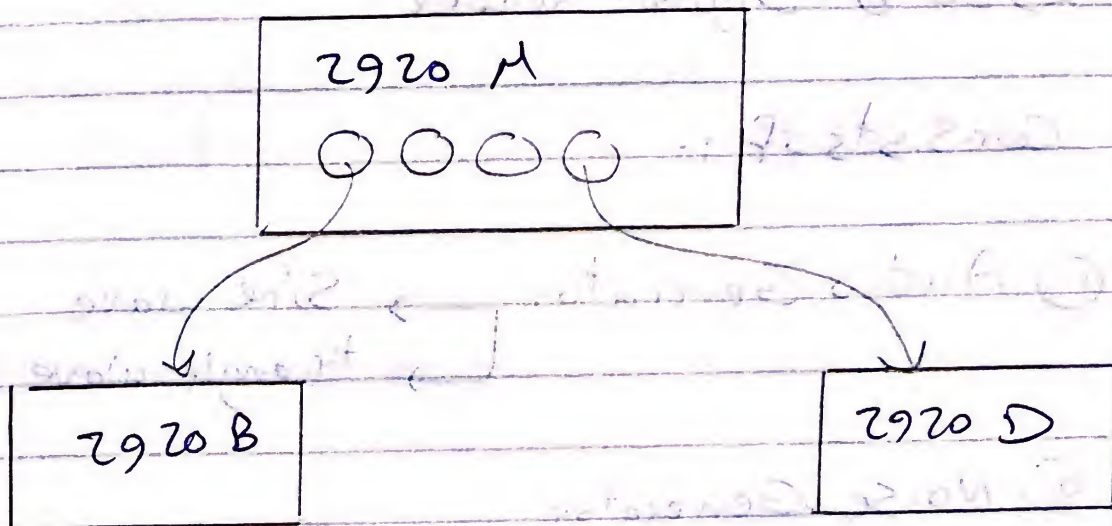


Subject

موضوع الدرس

Date

التاريخ



\* لا بد من توحيد نقطة GND بين module C , module D , oscilloscope

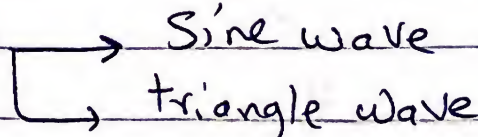
\* ستحتاج إلى oscilloscope لتكثيف كترج بعد كل مرحلة في  
modulation Process  
وتكثيف كترج output بعد عملية demodulation




## 2920 B Signal Source


دالة مخرج، function generator

Consists of :-

① Audio Generator  Sine wave  
triangle wave

② Noise Generator

③ Ramp Generator 

④ CLK x 8  amplitude clock  
8 مخرج، amplitude clock

⑤ Sockets  
to control amplitude of generated waves

⑥ Frequency Selector  
selects frequency of generated ramp and clocks

⑦ Signal generator  
generates Square signals with freq  
from 1KHz ~ 2 MHz (fixed nodes)



## 2920 D PTM

Consists of :-

## A) The Transmitter

① LPF

eliminate any coming noise and produce Pure sine



② Sample &amp; hold

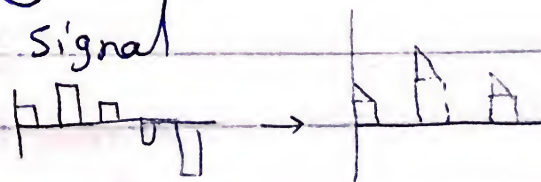
Produce PAM

كلما زاد تردد clock pulse ، يصعب رؤية samples  
 لأن عدد samples هيزن بكثرة وبالتالي يُقدَّر شكل samples  
 عند sine wave  
 لذلك يجب تقليل تردد clock لرؤية samples بوضوح



③ Summation Point ④

adds PAM + Ramp signal



④ Comparator

Compares input with Threshold voltage

→ Ramp + PAM

and produces PDM



Subject

موضوع الدرس

Date

التاريخ

# Comparator has internal threshold which is uncontrollable

if  $V_{th} > \text{input} \rightarrow$  increase amplitude of Ramp

if  $V_{th} < \text{input} \rightarrow$  produce PDM

with pulse width  $\uparrow$

(5) Converter

(is a monostable multivibrator)

produce PPM at every edge of PDM

PPM  $\rightarrow$  pulses with constant width



## B) The Receiver

Consists of :-

### ① Limiter

يسهل أي noise يمكن توجده في PPM  
زمنه بالنسبة لأي Pulse ، طالما هناك width  
فهذا يعتبر أنه signal موجود ، وأي noise يتم إزالته

### ② R.S. FIF

Demodulator block

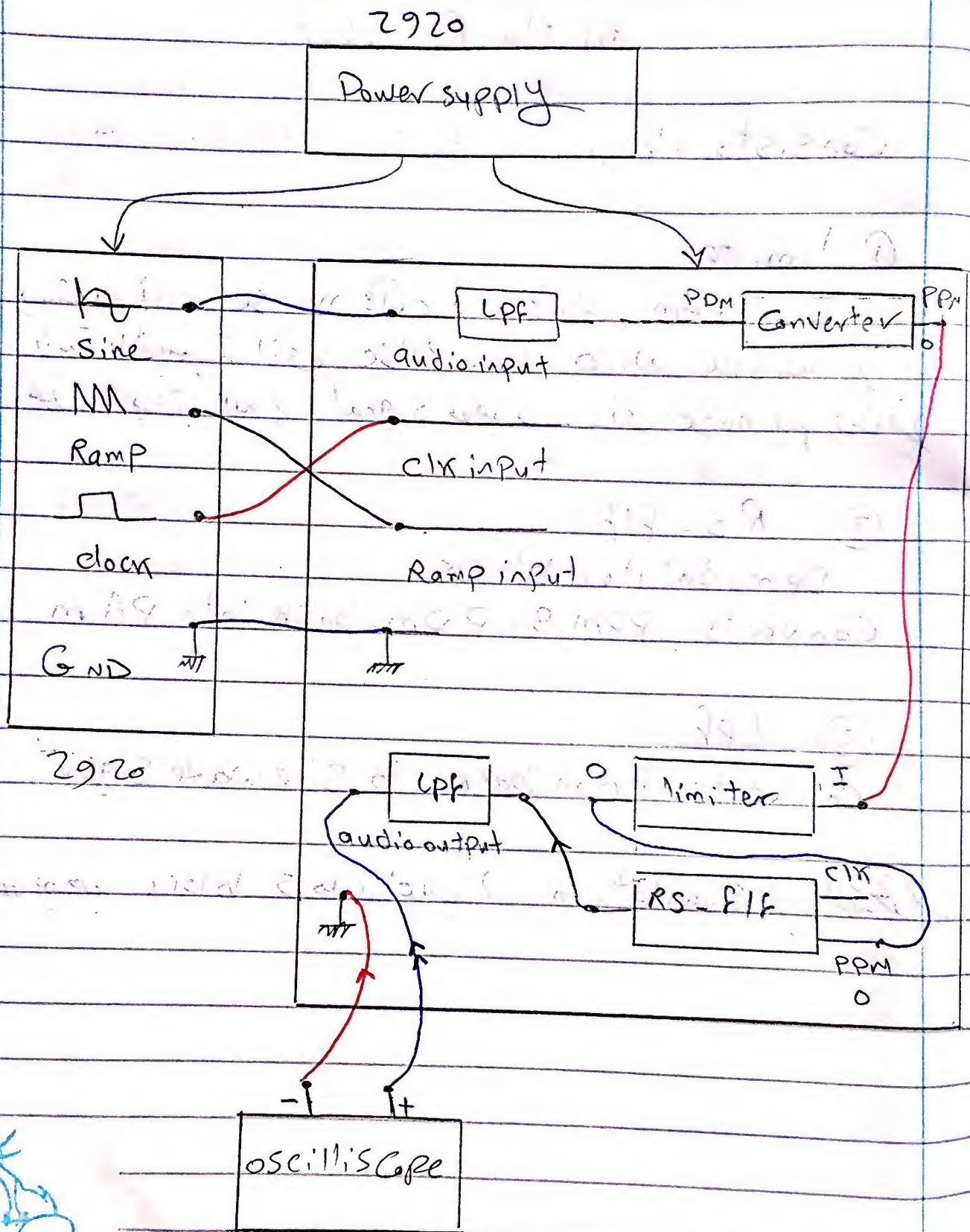
Converts PPM & PDM back into PAM

### ③ LPF

Converts PAM back into Sine wave signal

# نحتاج block كامل للتحليل ، Simulation لا يتم استخدامها





Subject

موضوع الدرس

Date

التاريخ

# إذا لم تظهر ال Sine wave بعد عملية modulation !!

① نراجع توصيلة Power Supply مع modules

② نأخذ في amplitude في ص بار Sine wave

③ لا نوصّل clock مع Rs-Flt

lab (3)

12/3/2015

## Digital Pulse modulation

## Pulse modulation



- PAM (Sampling)
- PTM
  - PWM
  - PPM

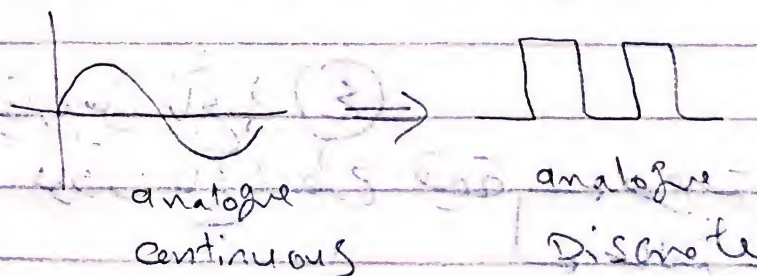
- PCM
- DPCM
- DM
- ADM
- Sigma mod.

في حالة analogue :-

هنا حالة أولية Digital

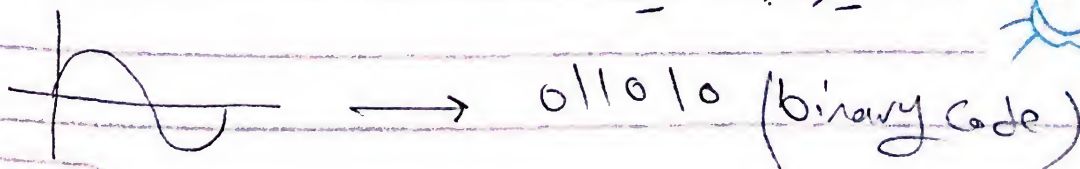
في نقوم بتحويل

analogue Signal (Continuous → Discrete)



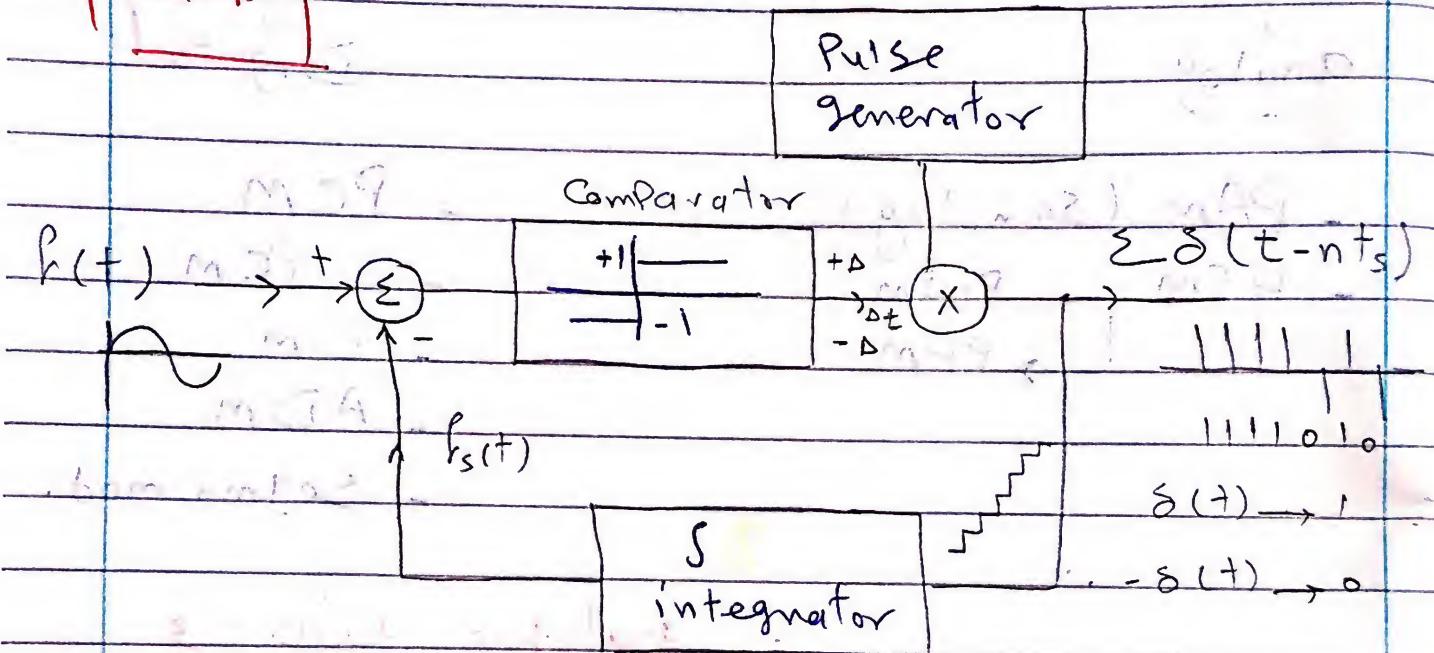
في حالة digital :-

نقوم في تحويل analogue إلى Digital



# III Delta modulation (DM)

Tx :



② :-

input (feed back)  $f(t) - f_s(t)$

Comparator :

③ :-

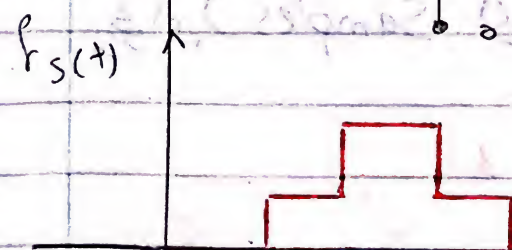
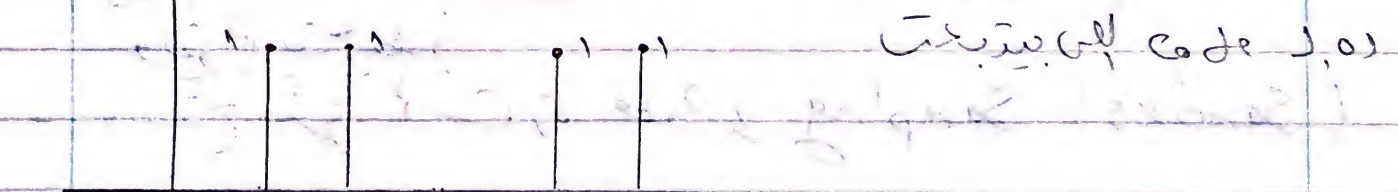
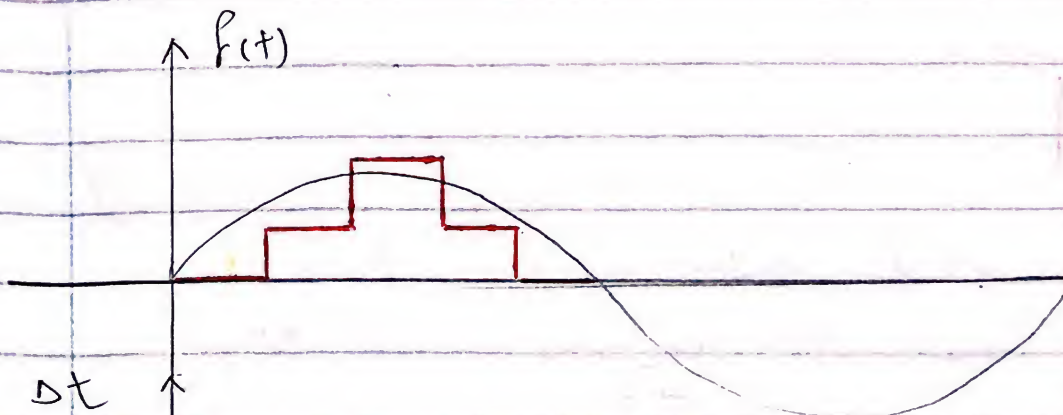
تقارن بين  $f(t)$  و  $f_s(t)$  (input feed back)  $f(t) - f_s(t)$

نوعان ناتج لخرج قيمة  $\leftarrow$  موجبة  $\leftarrow$   $(V_{cc}) + \Delta$   $\leftarrow$   $(-V_{cc}) - \Delta$

سالبة  $\leftarrow$   $(-V_{cc}) - \Delta$

integrator : جمع  $\Delta + \Delta + \Delta$



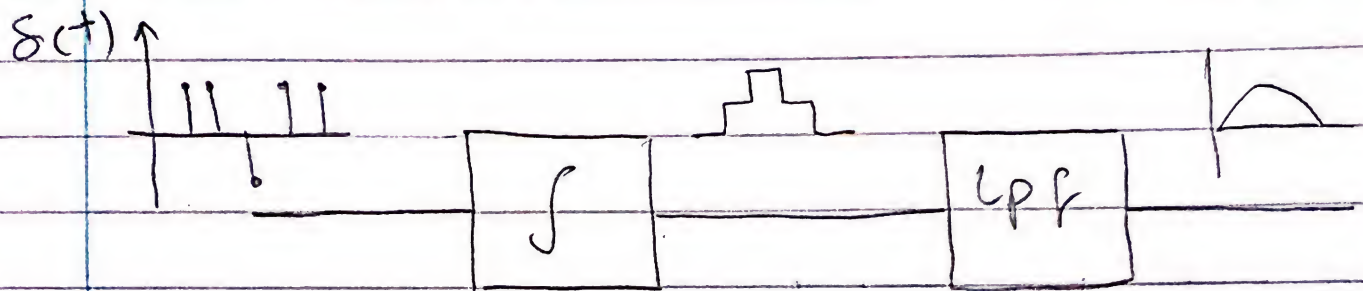


$$f(t) - f_s(t) \rightarrow +V_{cc} \rightarrow +V_{cc} \rightarrow 1$$

$$\rightarrow -V_{cc} \rightarrow -V_{cc} \rightarrow 0$$



$R_{x:..}$



integrator :-

يحول  $\delta(t)$  إلى هي عبارة عن (0, 1) إلى steps ويقوم بتجميعها

وينتج عن ذلك إشارة عتوية Sampling (Samples)

Lpf :-

يحول Samples إلى Pure Signal

$f_s \downarrow \rightarrow \text{Distortion} \times$

هناك تدهور في الإشارة  $f_s(t) < f(t)$

$f_s \uparrow \rightarrow \text{Pure Signal} \checkmark$

هناك تدهور في الإشارة لأنه يمكن رفع الإشارة الأصلية



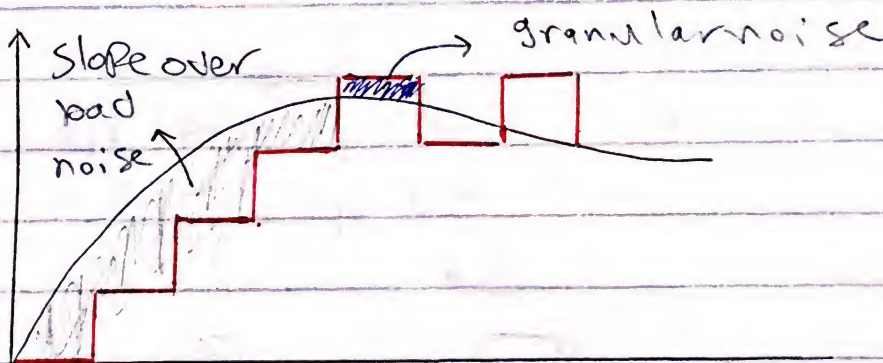
عند إبراز مشاكل هذا النوع ... :-

## ① Slope over load noise

وهو يحدث عندما تكون الإشارة سريعة ( $f_{in} \uparrow$ )  
وبالتالي تكون steps بعيدة عن الإشارة، يُظهر

## ② Granular noise

وهو يحدث عندما تكون الإشارة بطيئة ( $f_{in} \downarrow$ )  
وبالتالي يكون هناك فرق بين الإشارة وبين steps



وتتم حل هذه المشكلة بعد طريق استخدام :-

## ① Adaptive Delta modulation (ADM)

تأخذ زخم  $\Delta$  لتتبع Signal بعد طريق زخم  
قيمة  $\Delta$  مع ثبات الإشارة

## ② Sigma Modulation

نقوم بتثبيت قيمة  $\Delta$  Step لكن مع زخم قيمة  
amplitude، الخاص بـ input

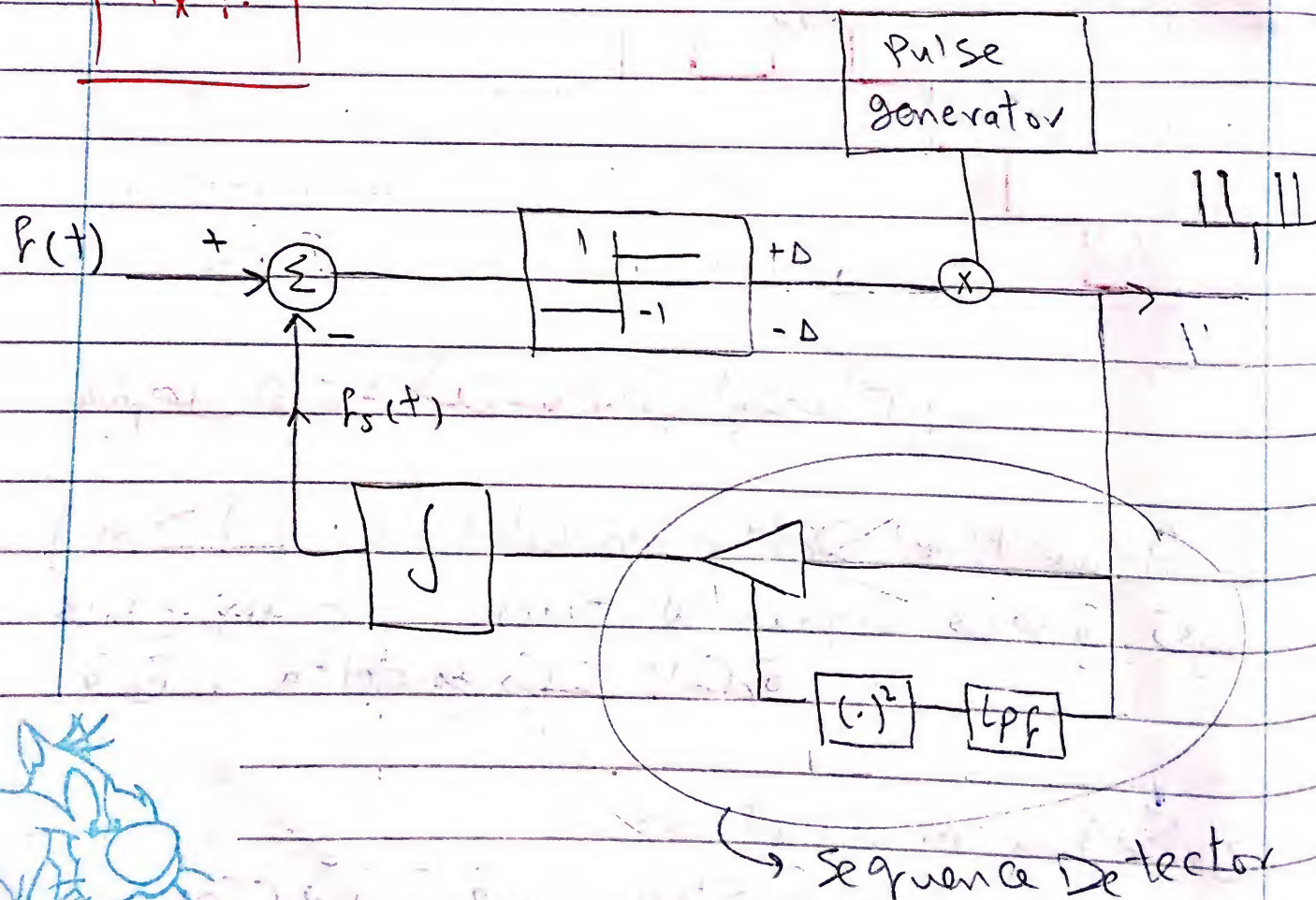
## 12 Adaptive Delta modulation

نقوم بتعديل حجم  $\Delta$  Step بحيث يتناسب مع سرعة  
 input فيسرع عمله  $\Delta$  tracking

low frequency  $\rightarrow$  small steps

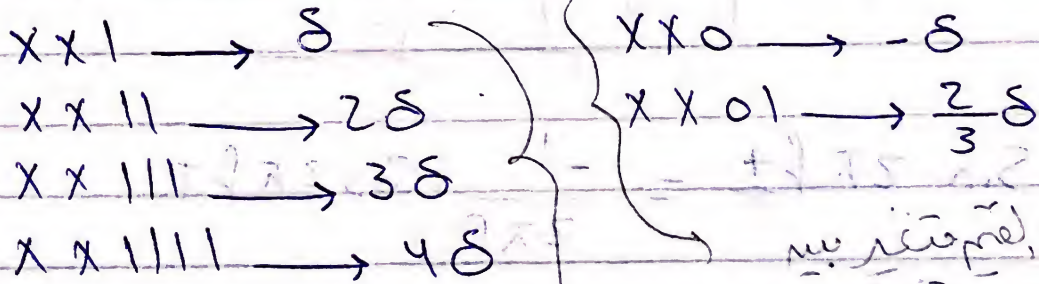
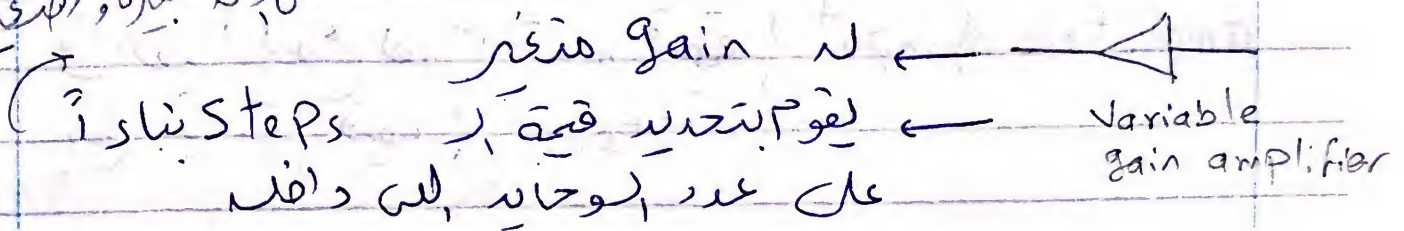
High frequency  $\rightarrow$  large steps

$T_x$



## Sequence Detector.

هذه هي خلية الذاكرة

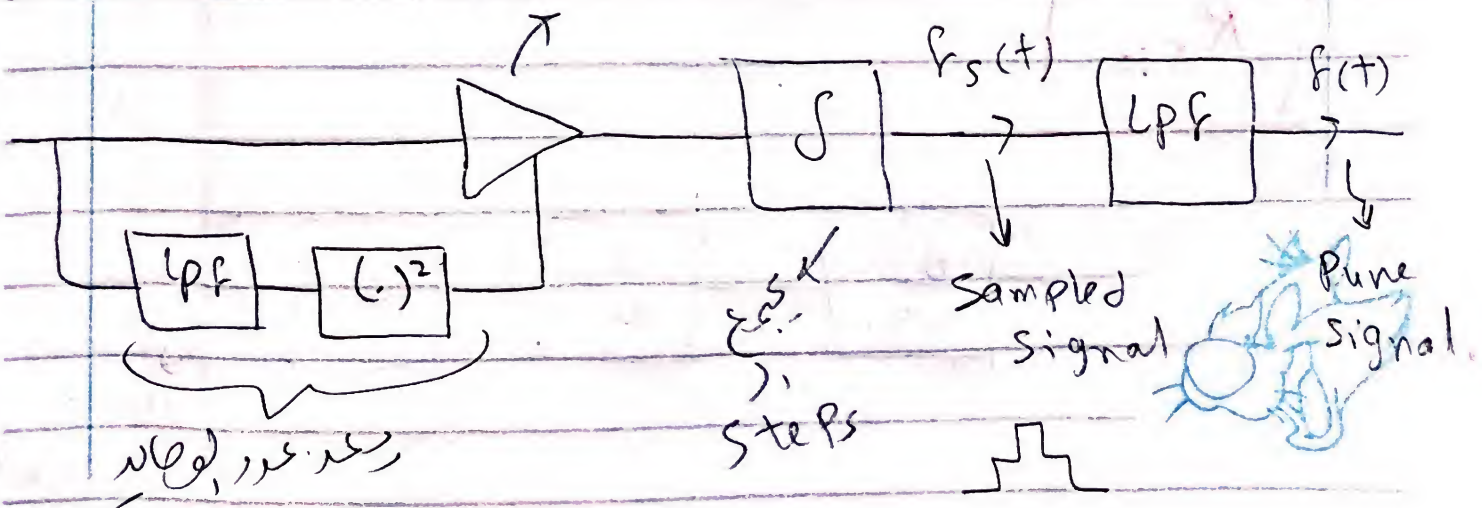


إذا كانت القيمة متغيرة

أو لا، يتم تحديد قيمة R على أساس عدد البوابات التي دافلت قيمة R



القيمة R Steps



### 3 Sigma Modulation

في هذا النوع نقوم بتغير قيمة amplitude of input مع نبأات قيمة steps

$T_x :-$

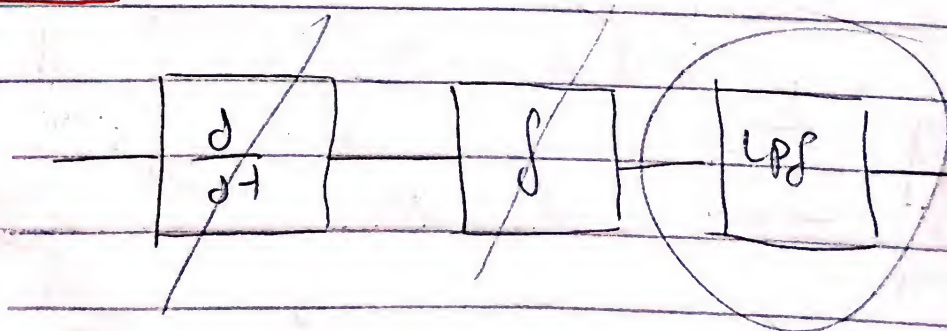


$$\int \sin 2\pi f t = \frac{-1}{2\pi f} \cos 2\pi f t$$

$f \uparrow$  : amplitude  $\downarrow$

$f \downarrow$  : amplitude  $\uparrow$

$R_x :-$



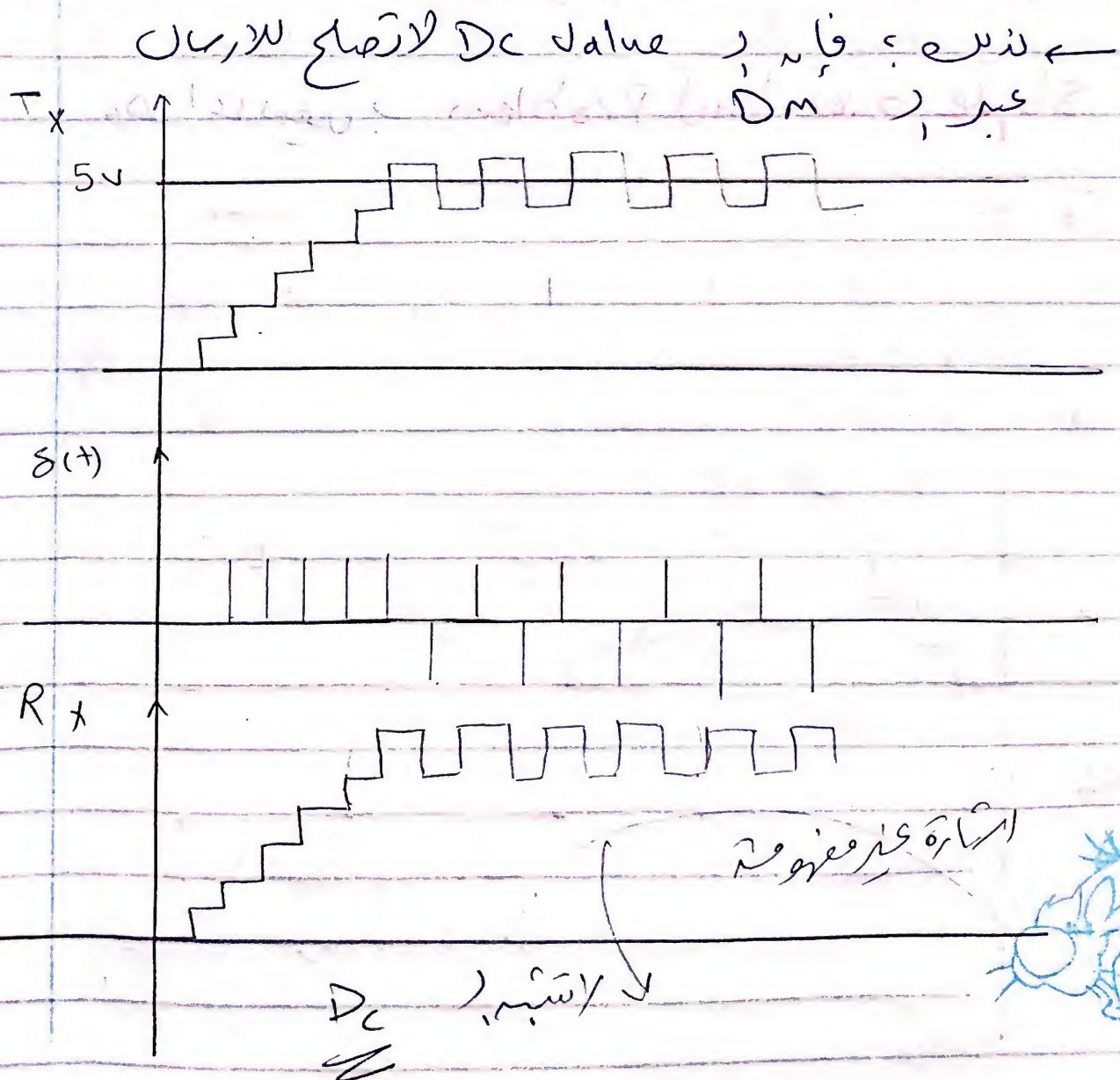
Pure Signal

lab

III DM

Notes

إذا قمنا بزيادة Dc value مع input signal  $S$  فإن الإشارة غير مفهومة  $R_x$  تظهر بعد  $R_x$  إشارة غير مفهومة

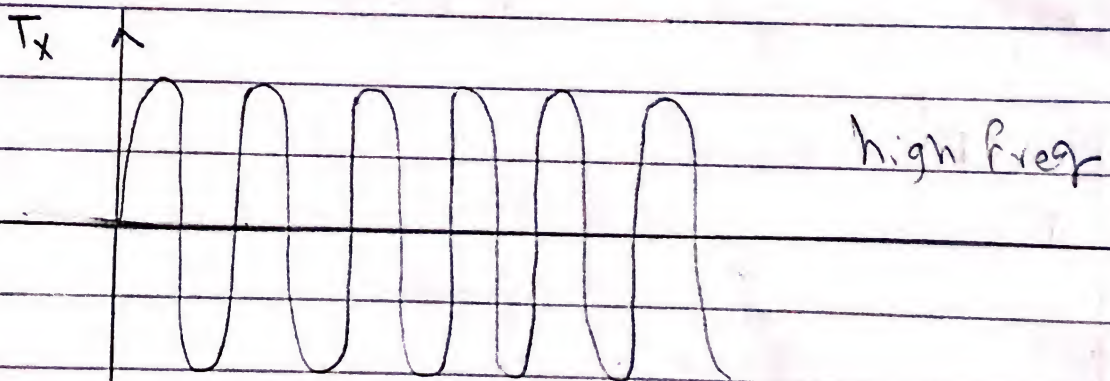


• إذا قمنا بزيادة قيمة  $f_{req}$  الخاص بال input signal فإننا نحتاج Steps لتستطيع على tracking للإشارة

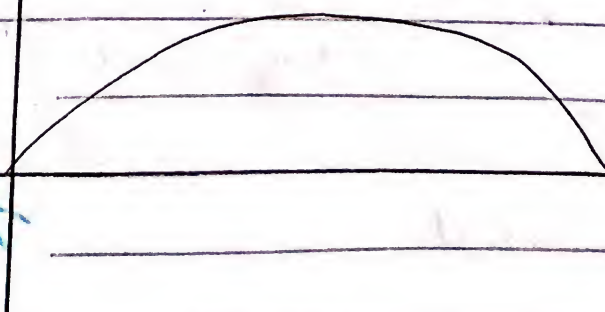
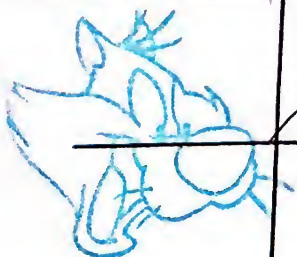
وبالتالي فإننا نحصل عند  $R_x$  على

- 1- distorted signal  $f_{in} \uparrow \uparrow$
- 2- output signal but with phase shift  $T_x$

وهذا يسمى Slope overload Problem



$R_x$



نتيجة لزيادة تردد  $f_{in} \uparrow$  input  
فإنه في Samples إشارة غير محددة يمكن أن تأخذ  
شكل  $tri$ ، لأن تكون عدد كبير جداً من  
Harmonics،

وعند  $R_x$  ← يقوم LPF بعمل limiting لل  
Harmonics ويسمح بمرور تردد وحيد

وبالتالي فكل على Sin أيضاً (مثل  $f_{in}$ )  
ولكن بتردد مختلف تماماً

حل ←

أني أحاول معرفة  $f_{in}$  لكن تستطيع  $steps$   
عمل tracking بتتبع



Subject

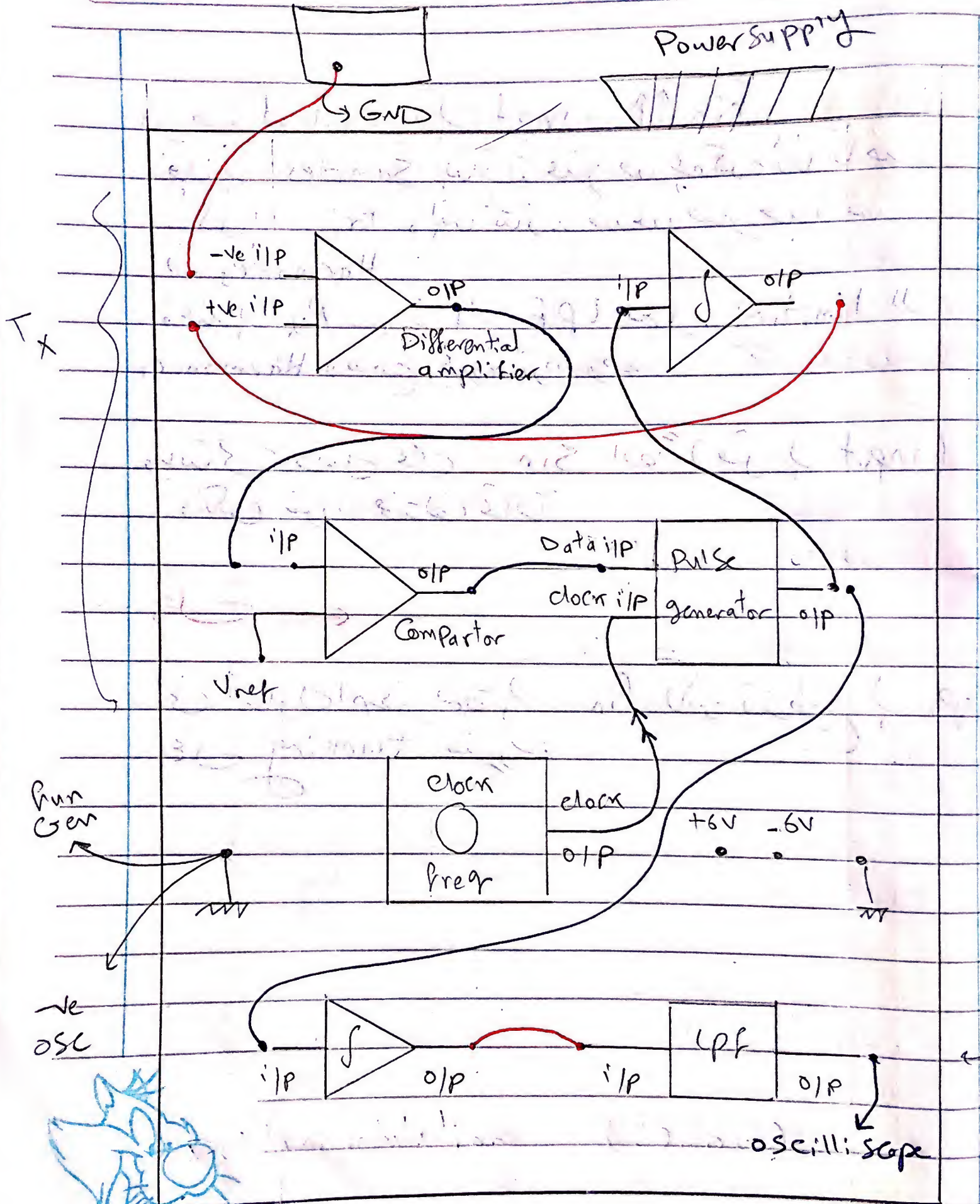
DM

موضوع الدرس

Date

تاريخ

function generator



Notes

- $+6V, -ve 6V \rightarrow$  for test

$+6V \rightarrow -S$

$-6V \rightarrow +S$

- -ve input Differential amplifier module لا نوصف بالـ  $f(t)$  (نصف) لتوصيلها لـ module

-ve Diff amp  $\xrightarrow{\text{موصول}}$  -ve integrator



\*  $T_x$

Function generator  $\rightarrow f(t) \rightarrow$  -ve Diff amp

+ve Diff amp  $\rightarrow$  integrator output

integrator input  $\rightarrow$  Pulse generator output

Diff amp output  $\rightarrow$  Comparator input

Comparator output  $\rightarrow$  Data input of Pulse generator

Clock input of Pulse generator  $\rightarrow$  clock output

$\rightarrow$   $t_1$   $t_2$   $t_3$   $t_4$   $t_5$   $t_6$   $t_7$   $t_8$   $t_9$   $t_{10}$   $t_{11}$   $t_{12}$   $t_{13}$   $t_{14}$   $t_{15}$   $t_{16}$   $t_{17}$   $t_{18}$   $t_{19}$   $t_{20}$   $t_{21}$   $t_{22}$   $t_{23}$   $t_{24}$   $t_{25}$   $t_{26}$   $t_{27}$   $t_{28}$   $t_{29}$   $t_{30}$   $t_{31}$   $t_{32}$   $t_{33}$   $t_{34}$   $t_{35}$   $t_{36}$   $t_{37}$   $t_{38}$   $t_{39}$   $t_{40}$   $t_{41}$   $t_{42}$   $t_{43}$   $t_{44}$   $t_{45}$   $t_{46}$   $t_{47}$   $t_{48}$   $t_{49}$   $t_{50}$   $t_{51}$   $t_{52}$   $t_{53}$   $t_{54}$   $t_{55}$   $t_{56}$   $t_{57}$   $t_{58}$   $t_{59}$   $t_{60}$   $t_{61}$   $t_{62}$   $t_{63}$   $t_{64}$   $t_{65}$   $t_{66}$   $t_{67}$   $t_{68}$   $t_{69}$   $t_{70}$   $t_{71}$   $t_{72}$   $t_{73}$   $t_{74}$   $t_{75}$   $t_{76}$   $t_{77}$   $t_{78}$   $t_{79}$   $t_{80}$   $t_{81}$   $t_{82}$   $t_{83}$   $t_{84}$   $t_{85}$   $t_{86}$   $t_{87}$   $t_{88}$   $t_{89}$   $t_{90}$   $t_{91}$   $t_{92}$   $t_{93}$   $t_{94}$   $t_{95}$   $t_{96}$   $t_{97}$   $t_{98}$   $t_{99}$   $t_{100}$



تثبيت  $GND$  في ص.  $oscilloscope$  مع  $GND$   
 في ص.  $module$  ،  $GND$  في ص.  $Run Gen$   
 ستوف كخرج باستخدام  $ve$  (بتابع  $osc$ ) عند كل منطقة  
 Diff amp ← إشارة من مقياس (الفارق)

Subject

موضوع الدرس

Date

التاريخ

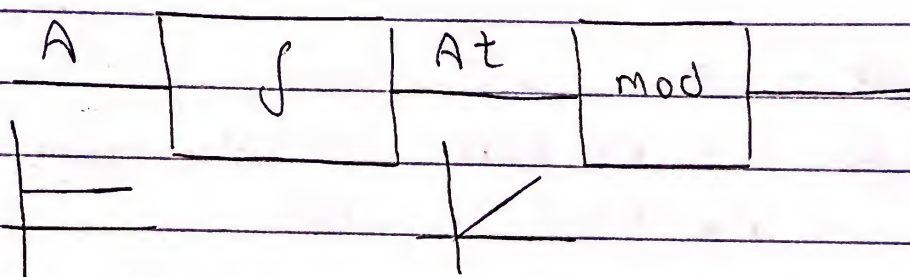
\* Rx

Pulse generator output  $\longrightarrow$  integrator input  
integrator output  $\longrightarrow$  LPF input  
LPF output  $\longrightarrow$  oscilloscope 4ve

[2] Sigma mod.

Notes:

هذا النوع يصلح للإرسال.  $input \rightarrow De \text{ value}$



$T_x$

$R_x$



• هذا النوع قادم بحل مشكلة  $\text{slope over load}$

$$\int \sin 2\pi ft = \int \frac{-1}{2\pi f} \cos 2\pi ft$$

يحتاجون سرعة قيمة  $P_{reg}$  حايقة  $\text{amplitude}$   
واقدر اعمل  $\text{tracking}$  مسوية

ويكون الحدس انه بزيادة هناك مطلقة رأى محسوسة  
بار  $f_s$

$f_s \gg 2f_m$   
وب  $f_s$  يكون له  $\text{Range}$  حايقة يتجاوزه

Handwritten signature or mark.

# Segment mod.

Subject

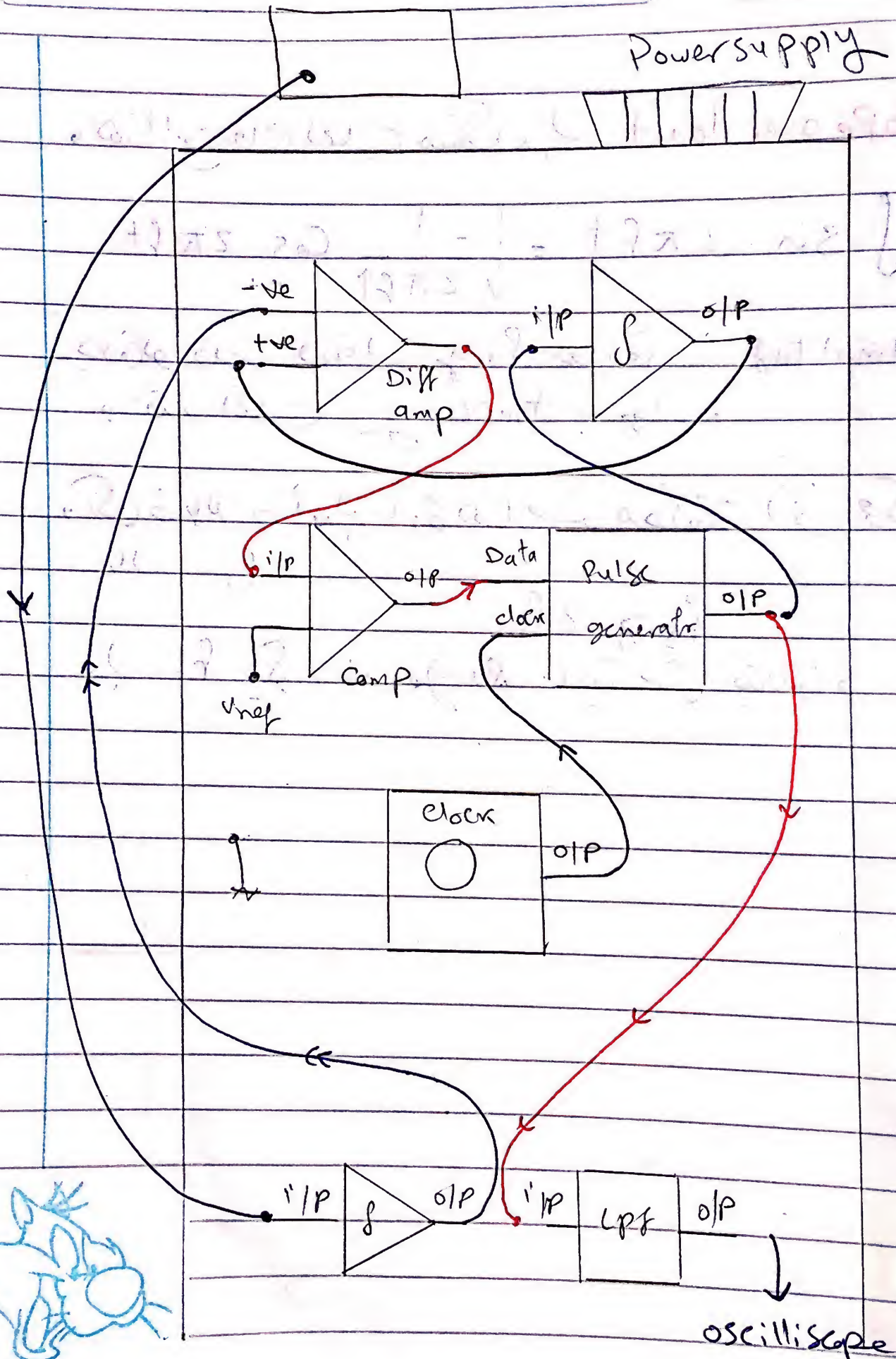
موضوع الدرس

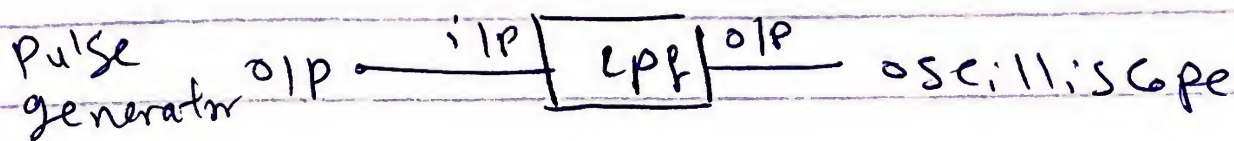
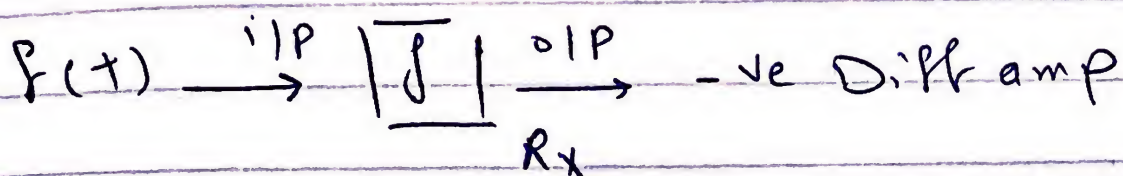
Date

تاريخ

Function generator

Power supply

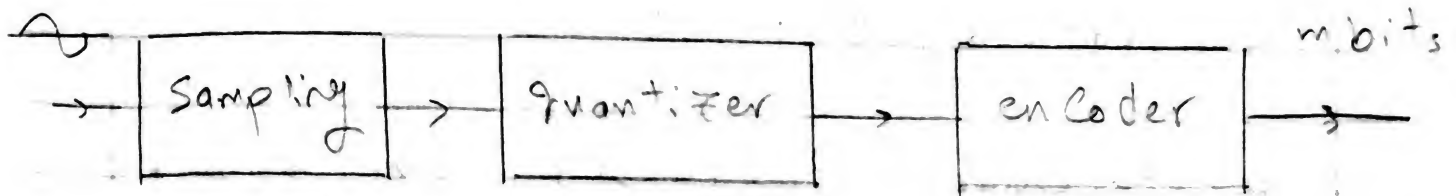




أدعى تسمى المرشح ← نفس التوصيل السابقة

lab (4)

# PCM Pulse Code Modulation



Note that

• زغير عن كل Sample بـ (m) bits

• نستخدم Serial transmission في نقل bits  
 يعني ، bits هاتين في Cable ← bit - bit

• Packet ← (m bits) نسوي

• بوضع (header) مع Packet (synchronization)  
 بين Tx و Rx (علفنة بناية و فرفة ، Packet)

3 bit  
 4 bit  
 Switch ← m bits  
 مع علامه  
 $M = 2^m$   
 no. of levels ← no. of bits

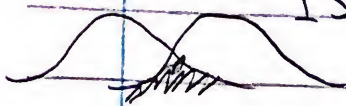
3 bits → 8 levels → 4 bits → 16 levels



في 10،  $m = 4 \text{ bits}$

Syne. Pattern 1111 1111

• نتيجة مرور Pulses في channel يمكن أن يكون  
Spreading in time وبشكل شبيه في ISI



• للتغلب على ISI سنحذف guard bits  
عبارة عن 2 bits فيتم = حرف [قبل وبعد كل Sample]



• Coded binary sequence of quantized sample:

00 ABCD 00 → guard bits  
sample = 4 bits

00 ABCD 00 1111 1111

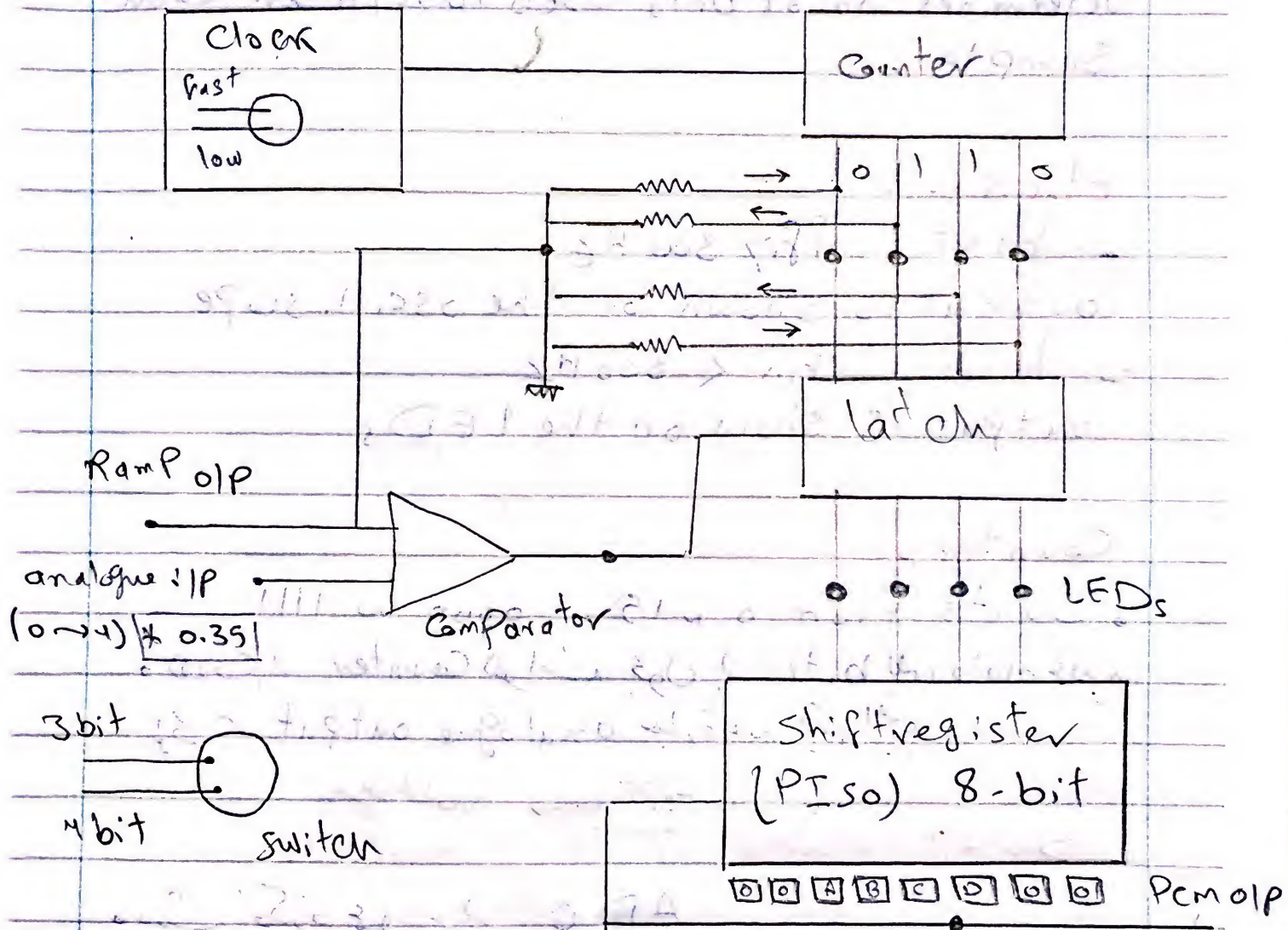
• Problems :: → useful

① For  $m = 4$  Sample → 16 bits B.W ↑  
وبشكل مرفوع قدر استخراجه مع User في

② Throughput [i.e. useful B.W] is "ABCD"

وهو معناه أن نوصلي Sample عبرت عن 16 bits  
منها ستفيد غير 4 bits بس أعط فيهم data  
ولياني من هاستفيد به



$$\underline{T_x}$$


### Switch :-

determines no. of bits used to represent each Sample

### clock :-

- Fast  $f_{in} > 300 \text{ Hz}$

output is shown on the oscilloscope

- low  $f_{in} < 300 \text{ Hz}$

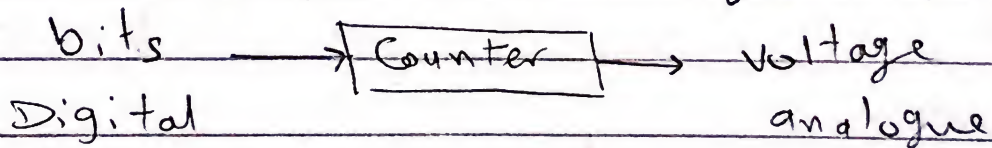
output is shown on the LEDs

### Counter :-

• Counts from 0 to 15 0000 to 1111

• هدف (Counter) هو أن يحول bits إلى دالة عددية

أي analogue output، على عكس قيم البتات



• سبب فكرة عمل ADC

• if input of Counter 0110

يقوم Counter بتحويل bits إلى Currents

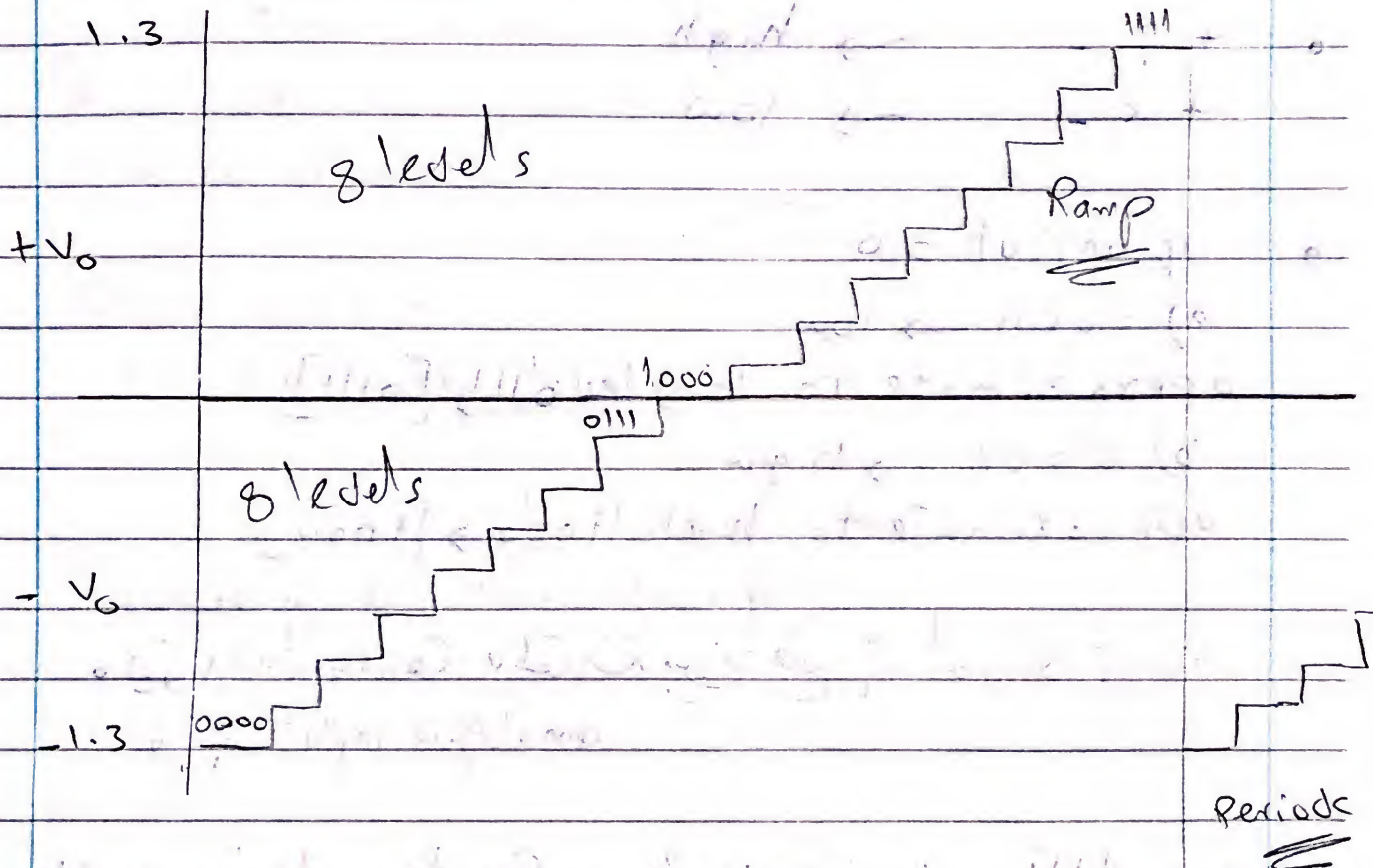
0 → → Current

1 → ← Current

وفي البتات تتجمع Currents في Summing junction  
فكوتة Voltage معين تكون على هيئة Ramp Signal

### • Summing junction:

Converts Digital input into analogue output that is a Periodic ramp signal.



Dynamic Range  $\leftarrow V_i + 1.3 \sim -1.3$   
 ويمكن ازوره في طاقوه  $\leftarrow 0 \sim 4 \text{ Volt}$   
 عن طريق أني اخرب  $\leftarrow$  input في (0.35)  
 يعني نعمل attenuation  $\leftarrow$  input بقدار 0.35 حين  
 ماتخص عليه  $\leftarrow$  Comparison

Quantizer  $\leftarrow$  Counter  $\leftarrow$  Counter  
 فزاد له في  $\leftarrow$  DR  $\leftarrow$  Clipping



**Comparator:**

•  $+7 - \dots \rightarrow \text{high}$   
 $+ < - \dots \rightarrow \text{low}$

• if input = 0

a) clock  $\rightarrow$  low

approximate to low level  $\rightarrow [0111]$

b) clock  $\rightarrow$  high

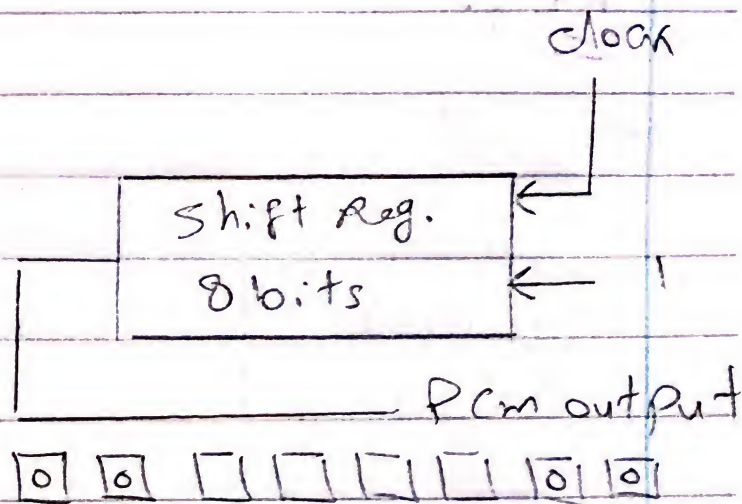
approximate to high level  $\rightarrow [1000]$

• معناه ان latch احتمة بالقيمة الحالية  
 • يقوم Comparator بالمقارنة بين قيم ramp signal و analogue input و

# بيفرض Counter يد في مخرج و 1111 و مخرج  
 1- يغلق enable و shift register  
 2- يخرج القيمة الى اجهه latch و يمسك transmit



↪ PISO من النوع  
↪ Converts Parallel input  
into Serial output



PCM output.

1 1 1 1 1 1 0 0    D C B A    0 0

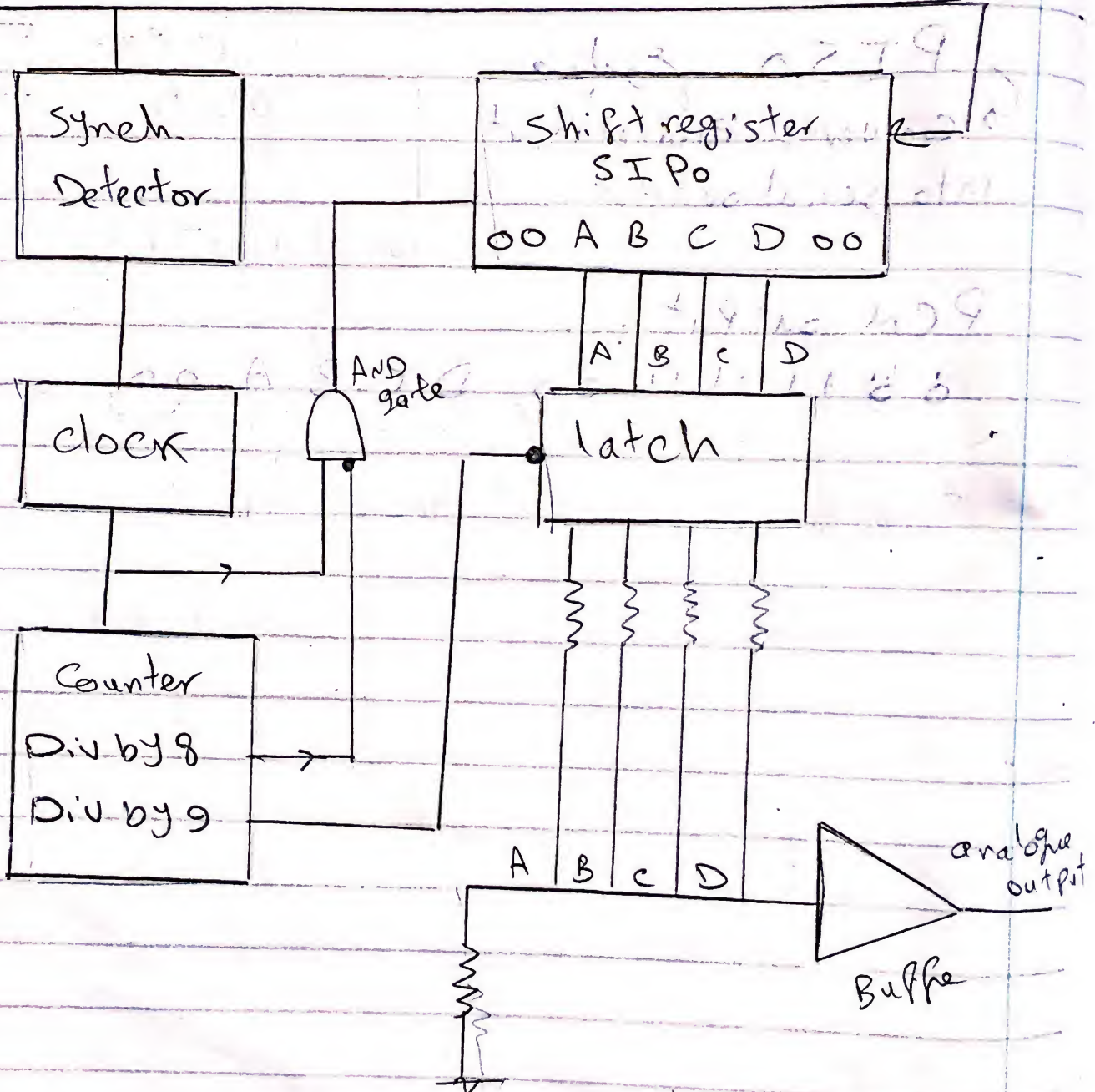
Syne. bits                      Data                      guard bits

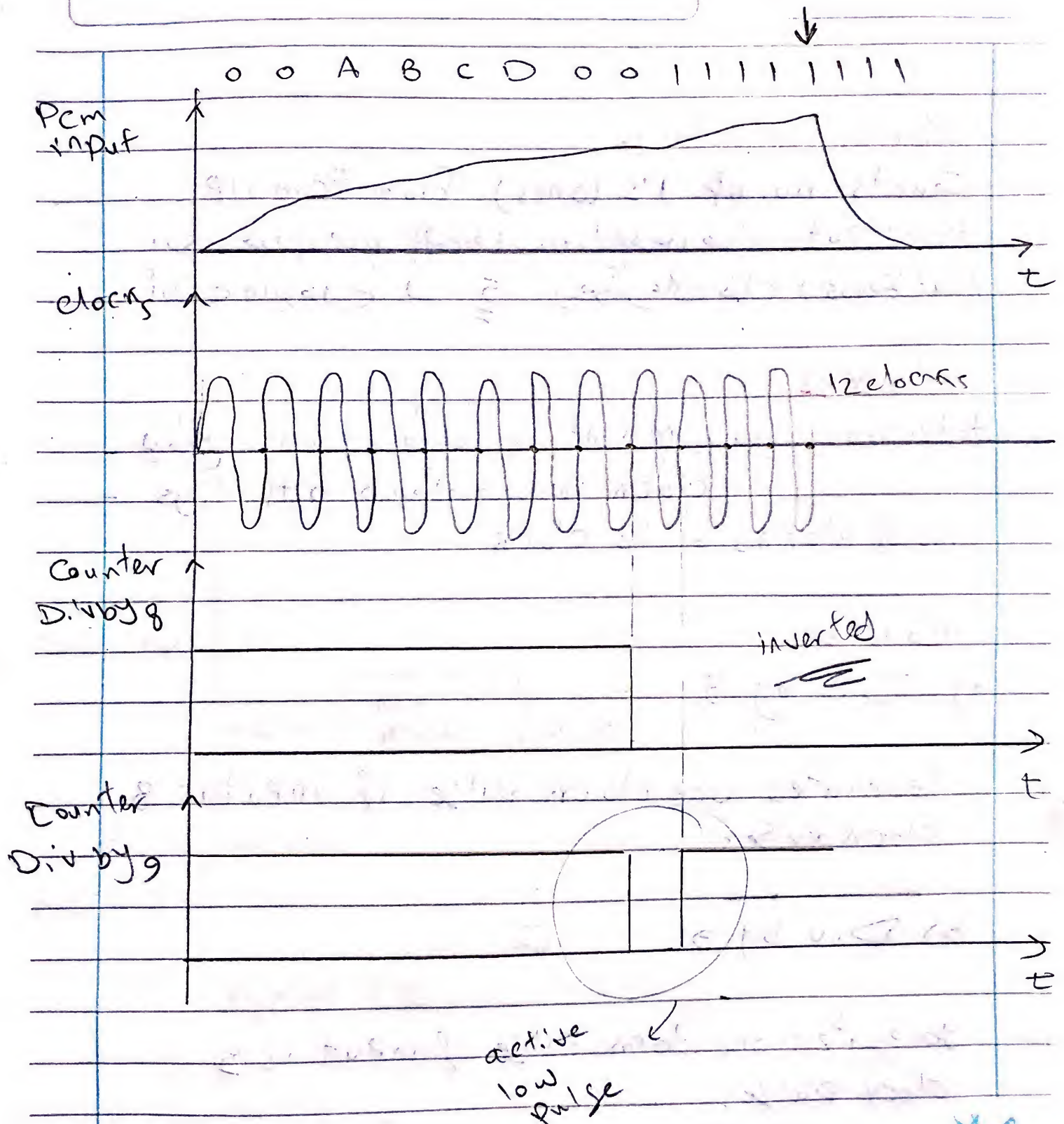


$R_x \dots$ 

PcmilP

00 ABCD 00





### Synch. Detector:-

Counts no. of 1's (ones) from Pcm i/p

يعد عدد البتات الواحدة في Pcm input  
أول ما يوصل ر 5 - يمحى على طول (Put Zeros)

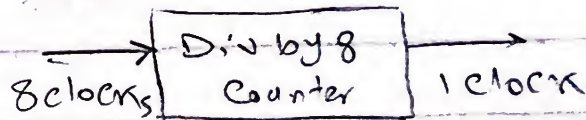
### clock:-

يتم clock على Volt 5V في detector  
كل bit ما يتم clock قسما clock

no. of clocks = 12 clock

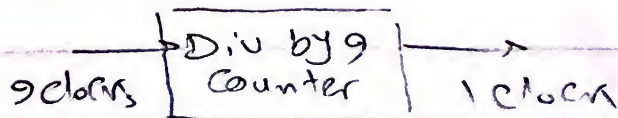
### Counter:-

a) Div by 8

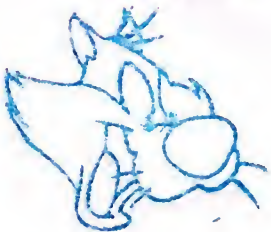


generates one clock pulse if input is 8 clock pulses

b) Div by 9



generates one clock pulse if input is 9 clock pulses



Shift Register  $\rightarrow$  S I P O

Serial input Parallel output

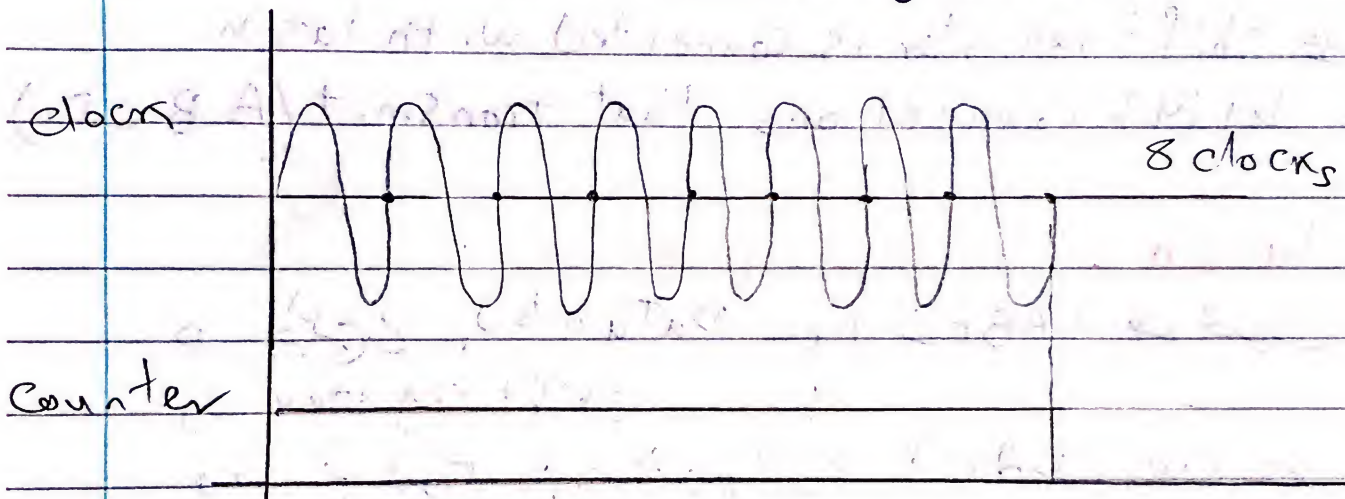
AND gate :-

clock



Div by 8 Counter

input of AND gate → clock pulses  
→ inverted output of Div by 8 Counter



تقوم AND gate بأول 8 clock pulses  
shift register إلى 8 bits  
وإلى تقوم بتخزينهم على هيئة 00 ABCD 00

In case of Div by 8 Counter

بمربع active low pulse 8 clock pulses  
وإلى يقول لا latch إنه يسوف فتوى  
[shift register] بعد ما يكون خزن  
8 bits إلى وصلو بتدعيل transmission



# فائده ال 8 Div by 8  $\rightarrow$  ال 8 بت و هو 8 bits  
 دافن  $\rightarrow$  Reg  
 و بالشي بيجه  $\rightarrow$  و Div by 8 عتقن يظلي اُسوف  
 فتوى  $\rightarrow$  Reg.

# Shift register is connected with latch  
 by (4) connections that transmit (A B C D)

**latch** : active low device  
 هـ رِسْتَرِج  $\rightarrow$  Data bits  $\rightarrow$  (A B C D) هـ محتوى  
 shift register  $\rightarrow$   
 و هـ مَرَّ لِيَوْمَ بَارِئِ لِمِ يَكُنِ (DAC) هـ مَرَّ لِيَوْمَ  
 فِى بَرِّ هـ (analogue output signal)

**buffer amplifier** :-  
 different modules  $\rightarrow$  isolation  $\rightarrow$  بِيْعِلْ

if input is sine wave  $\rightarrow$  output will be  
 sampled sine  
 to get pure sine  $\rightarrow$  use LPF

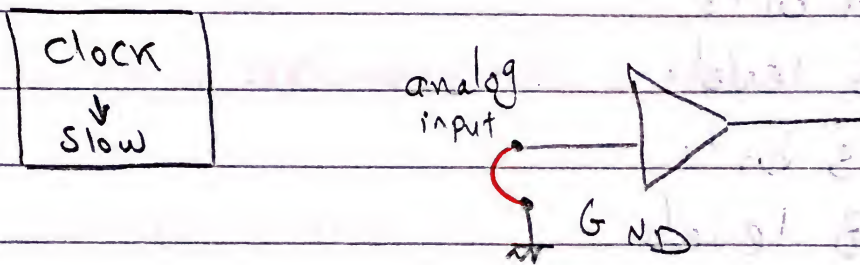


lab

Stage ① :-

Clock  $\rightarrow$  slow mode

Connect analog input with GND



في هذه الحالة ...  
 في ذلك Counter هيبا يُعد من 0 إلى 15 بالترتيب  
 وعندما يصل إلى Clock Pulse، ثم  $8 = 1000$   
 في ذلك latch يتحقق بقيمته  
 إلى أنه يصل إلى Counter إلى 1111، وعندما هيبا  
 إلى Shift Reg. يصل إلى فتوى إلى latch



- Stage ② :

Connect Sine. Pulse output with EXT trigger from oscilloscope

Show Ramp output on ch. ① of oscilloscope

→ with  $m = 4$  bits  
we get 16 levels (mid rise)

→ with  $m = 3$  bits  
we get 8 levels (mid rise)

for fast cloen

→ approximate to high level 01000

for slow cloen

→ approximate to low level 0111

Note

Don't forget to connect the GND of oscilloscope with the GND of module



connect analogue input with GND

- stage ③ :

Connect Sync. Pulse output with EXT trigger of oscilloscope

EXT ← Source على  
EXT Trigg ← Probe من جهاز

- Connect between Pcm input & Pcm output

- Connect analogue input with GND

- Using ch ① .. show output of different positions on oscilloscope

→ Synch Detector

→ clock

→ Counter [ Div by 8 ]

→ after AND gate



subject

موضوع الدرس

Date

التاريخ

- stage (4) :-

- Connect Sine. Pulse output with EXT trigger of oscilloscope.
- Connect Peminput with Pcm output
- Use external Sine wave (from Function Generator) and connect it with analogue input
- Show output of analogue output on ch① of oscilloscope

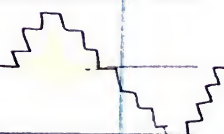
Subject

موضوع الدرس

Date

التاريخ

## Notes

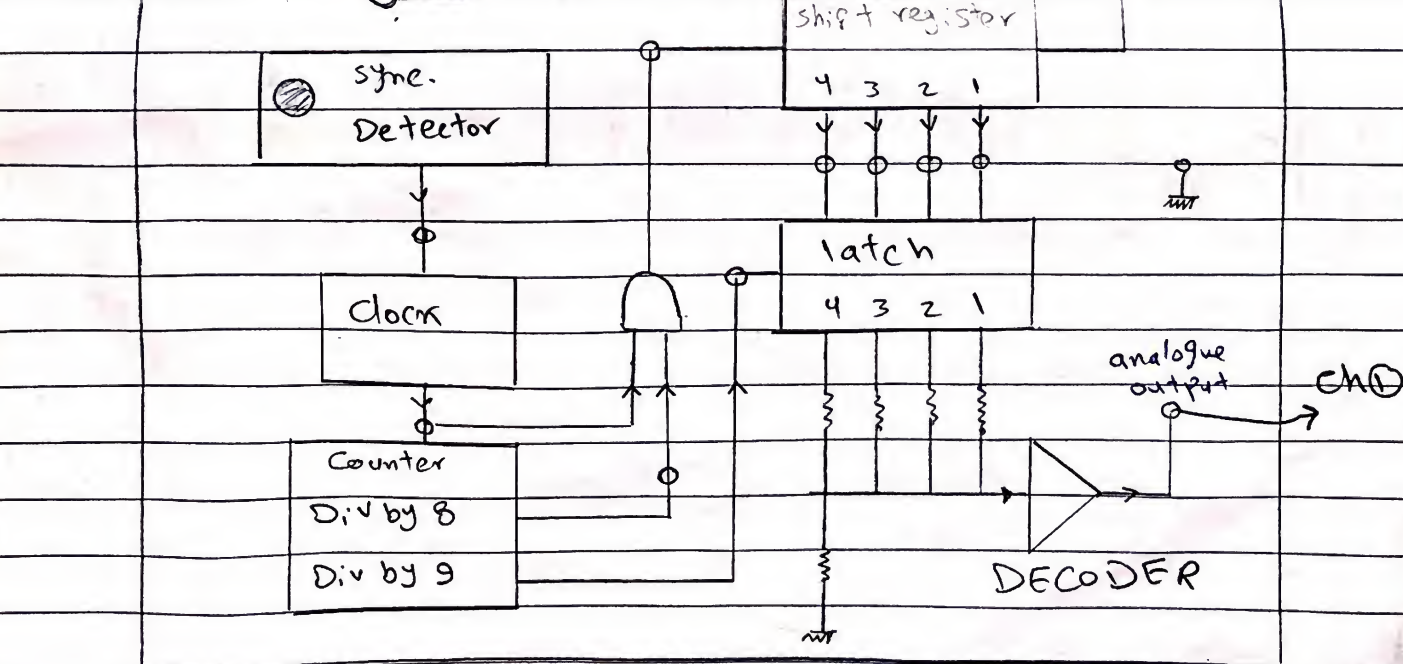
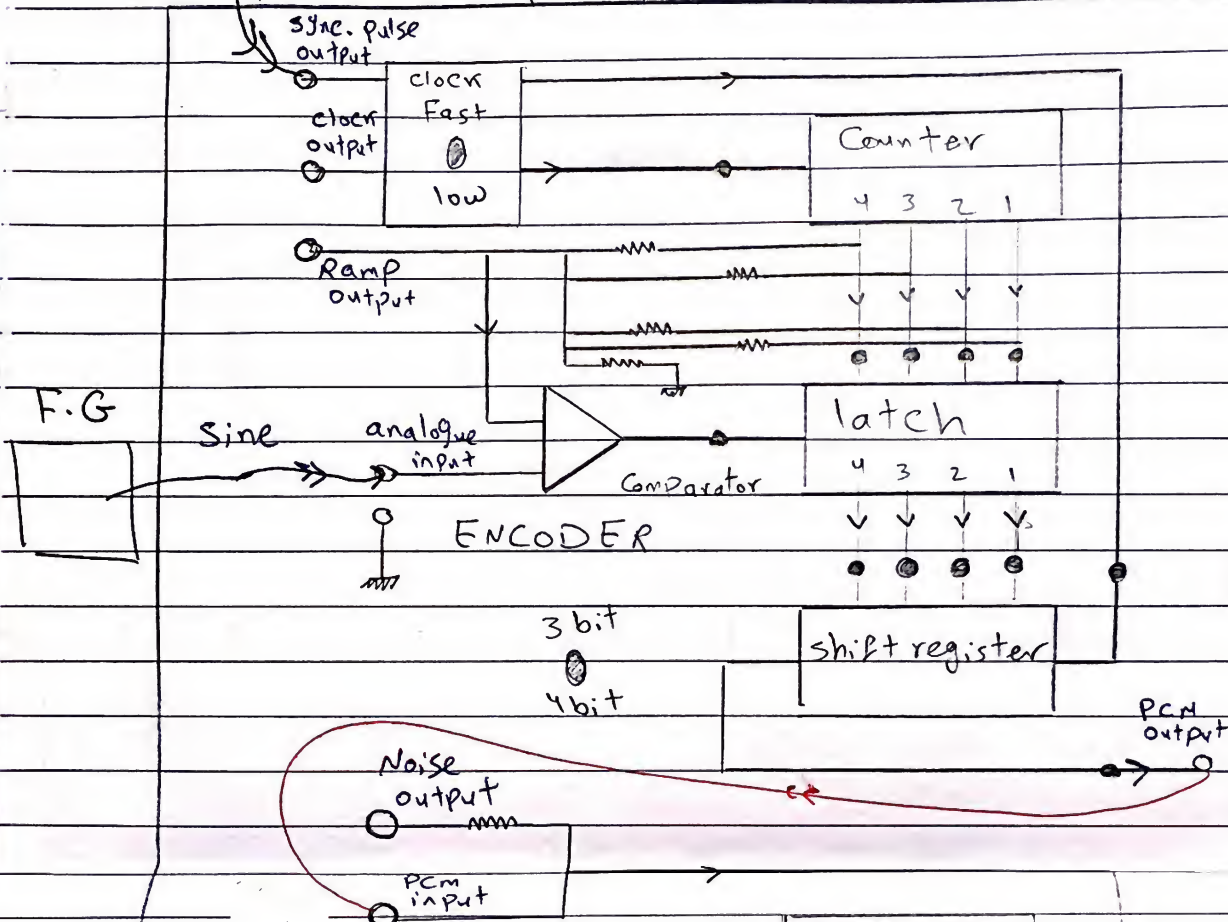
• Output of this stage is Sampled sine 

• Output تظهر على هيئة Samples لأن كنت بأقارن بين Sample / sample

• يمكن أن يتسبب Sampled sine بظهور clipping ... لماذا؟  
تزيد amplitude بتأثير عرضي، Dynamic Range

• زر، زر، Syne. ← يدل على التزامن "synchronization"

• Don't forget to connect GND of module with GND of Function generator & oscilloscope



lab (5)

26/4/2015

## line Codes (Data formats)

## \* Simulation of Digital Comm. system

• بين هاهنا Simulation ... بحيث يكون بين  $R_x$  و  $T_x$  و يتم إرسال data (analog / digital) وهاتين هاتين هاتين

• لازم  $T_x$  و  $R_x$  يتفقوا على طريقة الترميز و مع  $error$  و ذلك من خلال إضافة extra bits

→ we have two techniques

① Detect and correct errors

② Detect errors, Reject Packet and then recall it again

modules family → 2970

you must use power supply from the same family



at  $T_x$

• بيوغري internal clock ... من طرف توصيل

clock in  $\rightarrow$  100 KHz  $\rightarrow f_{in} \leq 50 \text{ KHz}$

$\rightarrow$  100 Hz  $\rightarrow f_{in} \leq 50 \text{ Hz}$

$\rightarrow$  1 Hz  $\rightarrow f_{in} \leq 0.5 \text{ Hz}$

- ستخدم clock مع ADC و اعموز اوقع الانارة

→ Input Cases:-

① analogue

- وهذا اقدر ارض analogue signal  $DR = \pm 2.5V$  analogue input من عند

- قبل ما ابعث ... calibration اعمل (اول) من طرف

1. Connect analogue input with GND

2. change zero button until LEDs get the value 10000000

في  $R_x$  هلاقي في switch (Correct/UnCorrect) عشتن لو مرض هو من قدر و اشرع noise / error اقدر اسيه (Correct errors)

## ② Digital

each sample is represented by 8 bits

$$\text{bit clock} = 80 \text{ KHz}$$

$$\text{word clock} = \frac{80}{8} = 10 \text{ KHz}$$

we can enter data manually using digital buttons

## ③ Random

random binary stream

we can't expect or control it

## → Data Formats :

### ① 8 bit

Can't detect errors

من هاتين باي error ممكن ياثر على (transmitted bits)

ونكتة هه افضل لا نولع ... (باني باسيزم) 8 bit

عشان أنقل فيم data (bit rate ↑)

## ② Parity Check

7 bits for data + 1 bit for check

فكرة هنا أنه يعمل عملية XOR بين 7 bits

بهدف أنه لو كانت no. of ones odd

يعني 1 بحيث أنه يثبت even parity

في  $P_x$  .. لو كانت عدد زوجي ← odd ← error

∴ detects only odd errors but can't correct them

## ③ Hamming Code

4 bits for data + 3 check bits + LSB

- Can detect & correct only one error

- Can detect two errors

- Can detect odd errors and define position of errors

في  $P_x$  .. هاتكون عند  $LED_3$  تنور عشان تعرف

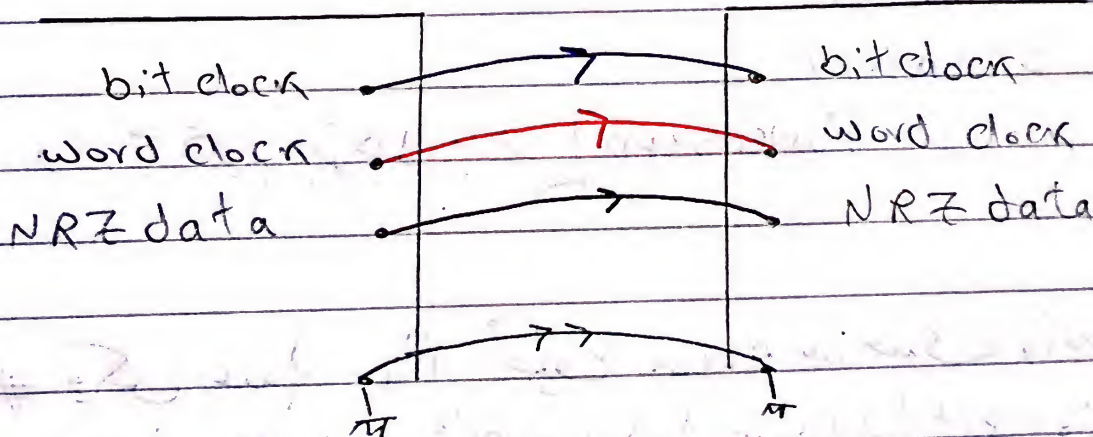
odd error ← error 1 ممكن

2 errors ← errors 2 نقول أني

one error ← error 1 زحواي



## lab ① Data Formats

1- Connect  $T_x$ ,  $R_x$  with Power supply2- Connect GND of  $T_x$  with GND of  $R_x$ 3- Connect clock in  $\rightarrow f_s = 100 \text{ KHz}$ 4-  $T_x$   $R_x$ 

هنا نقدر ندخل digital input bits، ونفرض

Format، ونضيف errors في  $R_x$ ونضيف في  $T_x$ ، لأننا نكملنا عن# مع ملاحظة أني لو غيرت Format في  $T_x$ ،أغيره في  $R_x$ 

## Lab (2) Digital Comm. system

الفكرة هنا .. اني ناولز اعمل system بي ليدفوننا صوتاً  
عند طريق ابي ارس Voice signal و نشف ها قدر اسوي  
ولا ربي ؟

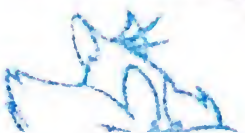
ها ستخدم هنا

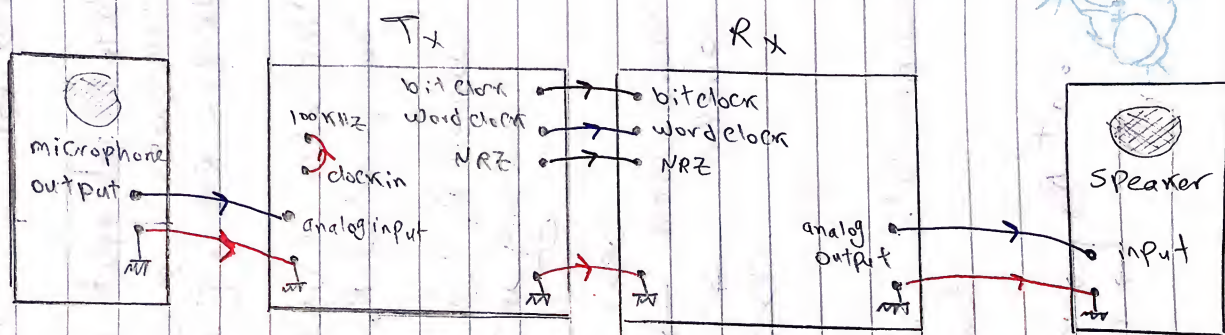
- 1- microphone
- 2- Transmitter
- 3- receiver
- 4- Speaker

ولا ربي كلام يتوصلو با Power supply

# ممكن عند  $P_x$  اضعف error حد عندي و اطلب  
في switch بناس ب (Correct / Uncorrect)  
والا اضعف بان error متخفف

# في  $T_x$  اناي ابي و غير switch analog case  
ولا ربي اعمل Calibration قبل ما اوصل input





lab ③

line Codes

الفكرة هنا .... أن أدخل 8 bits digital input  
وَأُتَوَفَّ هُنَّ هَادِرُ تُنَرِّفِي لَصِفَةِ بِنَائِي وَلَا تُرْ  
NRZ < RZ < [uniPolar | biPolar]

هَاسْتَحْدِمُ هُنَا module في صِلَ بَار line Codes  
وَالَّذِي هَايَكُونُ فَتَلَفُ عَدَدِ  $R_x$  فِي لَبِّي بِسَابِقَةٍ

# ضَبَالَةٍ .. أَنَّهُ لَ NRZ output فِي  $R_x$  هَايَصِلُهُ  
Phase Shift عَدَدِ  $T_x$  نَسَبَةٍ لَدَى Processing

هَاسْتَحْدِمُ OSCilloscope عَلَيَانِ زَعْرَجِي

word clock → ch ①

output → ch ②

عَلَيَانِ سَتُوفُ هَايَدْعَلُ زَيْرُ وَزِيٍّ وَلَا تُرْ

### مَا تَسَا فِي أَنَّ أَيْ module هَاسْتَحْدِمُ  
لا زِمَ تَوَصُّلُهُ بَار Power supply



• at  $R_x$  → input -- Digital  
→ format -- 8 bits

